

SANYO

三洋半導体ニュース

No. N6522

41001

新

LA17000M

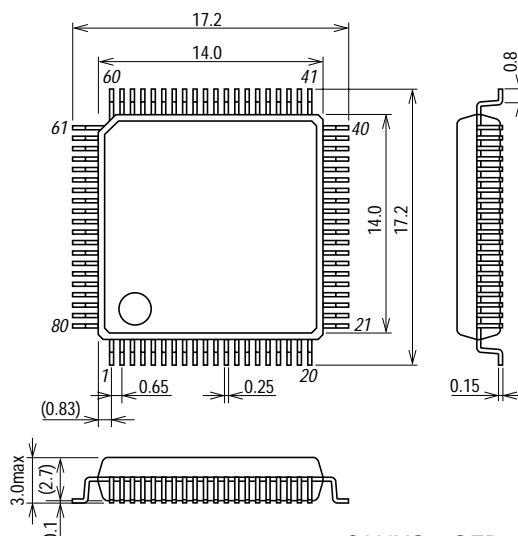
モノリシックリニア集積回路 カーオーディオ用 PLL内蔵フル1チップLSI

LA17000Mは、PLL周波数シンセサイザとAM/FMチューナ全機能を1チップ化したしたオールイン1カーチューナLSIである。PLL (LC72144相当)FMチューナIC (LA1781M)相当の2チップを1チップ (PLL + AM (アップコンバージョン) + FMFE + IF + NC + MCP + MRC) し、最適チップ分割によりカーチューナシステムの高性能化、無調整化、高信頼性を低コストで実現可能としている。

機能 ・ PLL内蔵

- ・ ADC (6ビット, 1ch)
- ・ IFカウンタ, I/Oポートを内蔵しインタフェースの簡素化が可能
- ・ AMダブルコンバージョン対応
- ・ さらに強化されたノイズ対策
 - ・ すぐれた三信号特性
 - ・ 中弱電界NC特性向上
 - ・ セパレーション特性向上
 - ・ アンチバーディフィルタ内蔵 (アナログ/デジタル出力)
 - ・ マルチパスセンサ出力 (アナログ/デジタル出力)
- ・ コストダウンへの対応
 - ・ AMダブルコンバージョン (アップコンバージョン方式)
 - ・ FM-IF回路強化 (隣接妨害時にソフトでワイド/ナローのCF自動切換え)
 - ・ IFゲインのバラツキが従来比1/3のためセット組付時の調整を簡素化, さらにVSM調整用シフト端子付
- ・ 小型化への対応
 - ・ チューナパック内で高周波信号ラインの処理が可能
 - ・ FCC規格に容易に対応

外形図 3255
(unit : mm)



■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

SANYO : QFP80 (14 × 14)

最大定格 / Ta = 25

最大電源電圧	V _{CC1} max	6, 56, 77 ピン	8.7	V
	V _{CC2} max	7, 61, 70, 75, 76 ピン	12.0	V
	V _{DD} max	19 ピン	6.0	V
許容消費電力	Pd max	Ta 85 , 基板付き	950	mW
動作周囲温度	Topr		- 40 ~ + 85	
保存周囲温度	Tstg		- 40 ~ + 150	

指定基板 : 114.3 × 76.1 × 1.6mm³, 材質ガラスエポキシ

動作条件 / Ta = 25

推奨電源電圧	V _{CC}	6, 7, 56, 61, 70, 75, 76, 77 ピン	8.0	V
		19 ピン	5.0	V
動作電源電圧範囲	V _{CC} op		7.5 ~ 8.5	V
	V _{DD} op		4.5 ~ 5.5	V

チューナ部

動作特性 / Ta = 25 , V_{CC} = 8.0V, V_{DD} = 5.0V, 指定測定回路において

[FM特性] FM IF入力

			min	typ	max	unit
消費電流	I _{CCO} -FM	無入力, I56 + I61 + I70 + I75 + I76 + I79	60	98	110	mA
復調出力		10.7MHz, 100dB μ V, 1kHz, 100% mod, 15ピン出力	220	330	445	mVrms
チャンネルバランス	CB	10.7MHz, 100dB μ V, 1kHz, 15, 16ピンratio	- 1	0	+ 1	dB
全高調波ひずみ率	THD-FMmono	10.7MHz, 100dB μ V, 1kHz, 100% mod, 15ピン		0.4	1	%
信号対雑音比IF	S/N-FM IF	10.7MHz, 100dB μ V, 1kHz, 100% mod, 15ピン	75	82		dB
AM抑圧比IF	AMR IF	10.7MHz, 100dB μ V, 1kHz, fm = 1kHz, 30%AM時15ピン	55	68		dB
ミューティング減衰度	Att-1	10.7MHz, 100dB μ V, 1kHz, V49 = 0 2V時 15ピン減衰度	3	8	13	dB
	Att-2	10.7MHz, 100dB μ V, 1kHz, V49 = 0 2V時 15ピン減衰度 1	13	18	23	dB
	Att-3	10.7MHz, 100dB μ V, 1kHz, V49 = 0 2V時 15ピン減衰度 2	26	31	36	dB
セパレーション	Separation	10.7MHz, 100dB μ V, L + R = 90%, pilot = 10%, 15ピン出力比	25	35		dB
ステレオONレベル	ST-ON	V17 < 0.5Vになるpilot変調度		4.1	6.6	%
ステレオOFFレベル	ST-OFF	V17 > 3.5Vになるpilot変調度	1.2	3.1		%
メインひずみ率	THD-Main L	10.7MHz, 100dB μ V, L + R = 90%, pilot = 10%, 15ピン		0.4	1.2	%
パイロット キャンセル度	PCAN	10.7MHz, 100dB μ V, pilot = 10%, 15ピン信号/PILOT-LEVEL漏れ DIN AUDIO	12	22		dB
SNC出力減衰度	AttSNC	10.7MHz, 100dB μ V, L - R = 90%, pilot = 10%, V44 = 3V 0.6V, 15ピン	1	5	9	dB
HCC出力減衰度	AttHCC-1	10.7MHz, 100dB μ V, 10kHz, L + R = 90%, pilot = 10%, V45 = 3V 0.6V, 15ピン	1	5	9	dB
	AttHCC-2	10.7MHz, 100dB μ V, 10kHz, L + R = 90%, pilot = 10%, V45 = 3V 0.1V, 15ピン	6	10	14	dB

次ページへ続く。

前ページから続く。

			min	typ	max	unit
入力リミティング電圧	V _{IN-LIM}	10.7MHz, 100dB μ V, 30%mod,	29	36		dB μ V
		入力基準出力 - 3dB DownするIF入力				
ミュート感度	V _{IN-MUTE}	V ₄₉ = 2V時IF入力レベルnon-mod	19	27	35	dB μ V
SD感度	SD-sen1 FM	IFカウンタバッファ出力がオンする (100mVrms以上)IF入力non-mod	48	56	64	dB μ V
	SD-sen2 FM		48	56	64	dB μ V
IFカウンタバッファ出力	V _{IFBUFF-FM1}	10.7MHz, 100dB μ V, non-mod, 38ピン出力, SEEK時	145	245	330	mVrms
	V _{IFBUFF-FM2}	10.7MHz, 100dB μ V, non-mod, 38ピン出力, RDSモード時	145	245	330	mVrms
Sメータ出力	V _{SMFM-1}	無入力, 42ピンDC出力non-mod	0.0	0.1	0.3	V
	V _{SMFM-2}	50dB μ , 42ピンDC出力non-mod	0.65	1.6	2.4	V
	V _{SMFM-3}	70dB μ , 42ピンDC出力non-mod	2.4	3.2	4.2	V
	V _{SMFM-4}	100dB μ , 42ピンDC出力non-mod	4.9	5.8	6.5	V
ミュート帯域幅	BW-MUTE	100dB μ V, V ₄₉ = 2V時 帯域幅non-mod	140	210	280	kHz
ミュート駆動出力	V _{MUTE-100}	100dB μ V, 0dB μ , 49ピンDC出力non-mod	0.00	0.1	0.3	V
[FM FEブロック]						
N-AGCオン入力	V _{NAGC}	83MHz, non-mod, 2ピンが2.0V以下 になる入力	72	79	86	dB μ V
W-AGCオン入力	V _{WAGC}	83MHz, non-mod, 2ピンが2.0V以下 になる入力 (KEYED-AGCを4.0V時)	90	97	104	dB μ V
変換利得	A. V1	83MHz, 80dB μ , non-mod, FECF出力	9	13	17	dB
	A. V2	83MHz, 80dB μ , non-mod, CF (10ピン) = 5V印, FECF出力	13	17	21	dB
OSCバッファ出力	V _{OSCBUFFFM}	無入力, 5ピン出力	51	67	102	mVrms
[NCブロック] NC入力 (30ピン)						
ゲート時間	GATE	f = 1kHz, 1 μ s, 100mVp-oパルス入力時		15		μ s
雑音感度	SN	ノイズキャンセラ動作開始する1kHz, 1 μ sパルス入力レベル30ピン測定		18		mVp-o
[MRCブロック]						
MRC出力	V _{MRC}	V ₄₂ = 5V	2.1	2.25	2.4	V
MRC動作レベル	MRC-ON	42ピン = 5V, 43ピン = 2Vを下まわる 48ピン入力レベル, f = 70kHz	22	33	44	mVrms
MRCセンサ出力	V _{MRC-sensor1}	V ₄₂ = 5V, 34ピン出力		1.5	1.9	V
	V _{MRC-sensor2}	V ₄₂ = 5V, 48ピン出力, f = 70kHz, 100mVrms	2.1	2.9		V
[AM特性]AM ANT入力						
実用感度	S/N-30	1MHz, 30dB μ V, fm = 1kHz, 30%mod, 15ピン	15			dB
検波出力	V _{O-AM}	1MHz, 74dB μ V, fm = 1kHz, 30%mod, 15ピン	105	160	220	mVrms
AGC-F.O.M	V _{AGC-FOM}	1MHz, 74dB μ V, 出力基準, 出力が 10dB低下する入力幅, 15ピン	50	55	60	mVrms
信号対雑音比	S/N-AM	1MHz, 74dB μ V, fm = 1kHz, 30%mod	47	52		dB
全高調波ひずみ率	THD-AM	1MHz, 74dB μ V, fm = 1kHz, 80%mod		0.5	1.2	%
Sメータ出力	V _{SMAM-1}	1MHz, 30dB μ V, non-mod	0.6	1	1.4	V
	V _{SMAM-2}	1MHz, 120dB μ V, non-mod	3.4	4.5	5.9	V
OSCバッファ出力	V _{OSCBUFF AM1}	無入力, 5ピン出力	170	210		mVrms
広帯域AGC感度	W-AGCsen1	1.4MHz, V ₆₂ = 0.7V時入力	87	93	99	dB μ V
	W-AGCsen2	1.4MHz, V ₆₂ = 0.7V時入力 (SEEK時)	78	84	90	dB μ V

次ページへ続く。

前ページから続く。

			min	typ	max	unit
SD感度	SD-sen1AM	1MHz, IFカウンタ出力オンする ANT入力レベル	27	33	39	dB μ V
	SD-sen2AM	1MHz, SD端子がオンする ANT入力レベル	27	33	39	dB μ V
IFバッファ出力	VIFBUFF-AM	1MHz, 74dB μ V, non-mod, 38ピン出力	150	220		mVrms

PLL部

許容動作範囲 / $T_a = -40 \sim +85$, $V_{DD} = 5V$, $V_{SS} = 0V$

			min	typ	max	unit
入力「H」レベル電圧	V_{IH1}	CE, CL, DI, I/O-1, I/O-2	2.2	$V_{DD} + 0.3$		V
入力「L」レベル電圧	V_{IL1}	CE, CL, DI, I/O-1, I/O-2, SDSTSW	0		0.8	V
出力電圧	V_{O1}	DO	0		6.5	V
	V_{O2}	I/O-1, I/O-2	0		13	V
入力周波数	f_{IN1}	X_{IN} ; 正弦波, 容量結合	1		8	MHz
	f_{IN2}	PLL _{IN} ; 正弦波, 容量結合	10		160	MHz
	f_{IN3}	HCTR; 正弦波, 容量結合	0.4		25	MHz
発振保証水晶振動子	X'_{tal}	X_{IN} , X_{OUT} ; CI 70 (X'_{tal} : 10.25, 10.35MHz); 注1	10.1		10.5	MHz
入力振幅	V_{IN1}	X_{IN}	200		1500	mVrms
	V_{IN2-1}	PLL _{IN} ; 10 $f < 130$ MHz; 注2	40		1500	mVrms
	V_{IN2-2}	PLL _{IN} ; 130 $f < 160$ MHz; 注2	70		1500	mVrms
	V_{IN3-1}	HCTR; 0.4 $f < 25$ MHz; シリアルデータ; CTC = 0; 注3	40		1500	mVrms
	V_{IN3-2}	HCTR; 8 $f < 12$ MHz; シリアルデータ; CTC = 1; 注4	70		1500	mVrms
データセットアップ時間	t_{SU}	DI, CL; 注5	0.45			μ s
データホールド時間	t_{HD}	DI, CL; 注5	0.45			μ s
クロック 「L」レベル時間	t_{CL}	CL; 注5	0.45			μ s
クロック 「H」レベル時間	t_{CH}	CL; 注5	0.45			μ s
CEウエイト時間	t_{EL}	CE, CL; 注5	0.45			μ s
CEセットアップ時間	t_{ES}	CE, CL; 注5	0.45			μ s
CEホールド時間	t_{EH}	CE, CL; 注5	0.45			μ s
データラッチ変化時間	t_{LC}	注5			0.45	μ s
データ出力時間	t_{DC}	DO, CL; プルアップ抵抗, 基板容量値によつて。: 注5			0.2	μ s
	t_{DH}	DO, CL; プルアップ抵抗, 基板容量値によつて。: 注5			0.2	μ s

注1: 水晶振動子の推奨CI値

CI 70 (X'_{tal} : 10.25, 10.35MHz)ただし、 X'_{tal} 発振回路の特性は使用する基板、回路定数により変化するので X'_{tal} メーカーへの評価依頼を推奨する。

注2: プログラムディバイダの構成参照

注3: シリアルデータ; CTC = 0

注4: シリアルデータ; CTC = 1

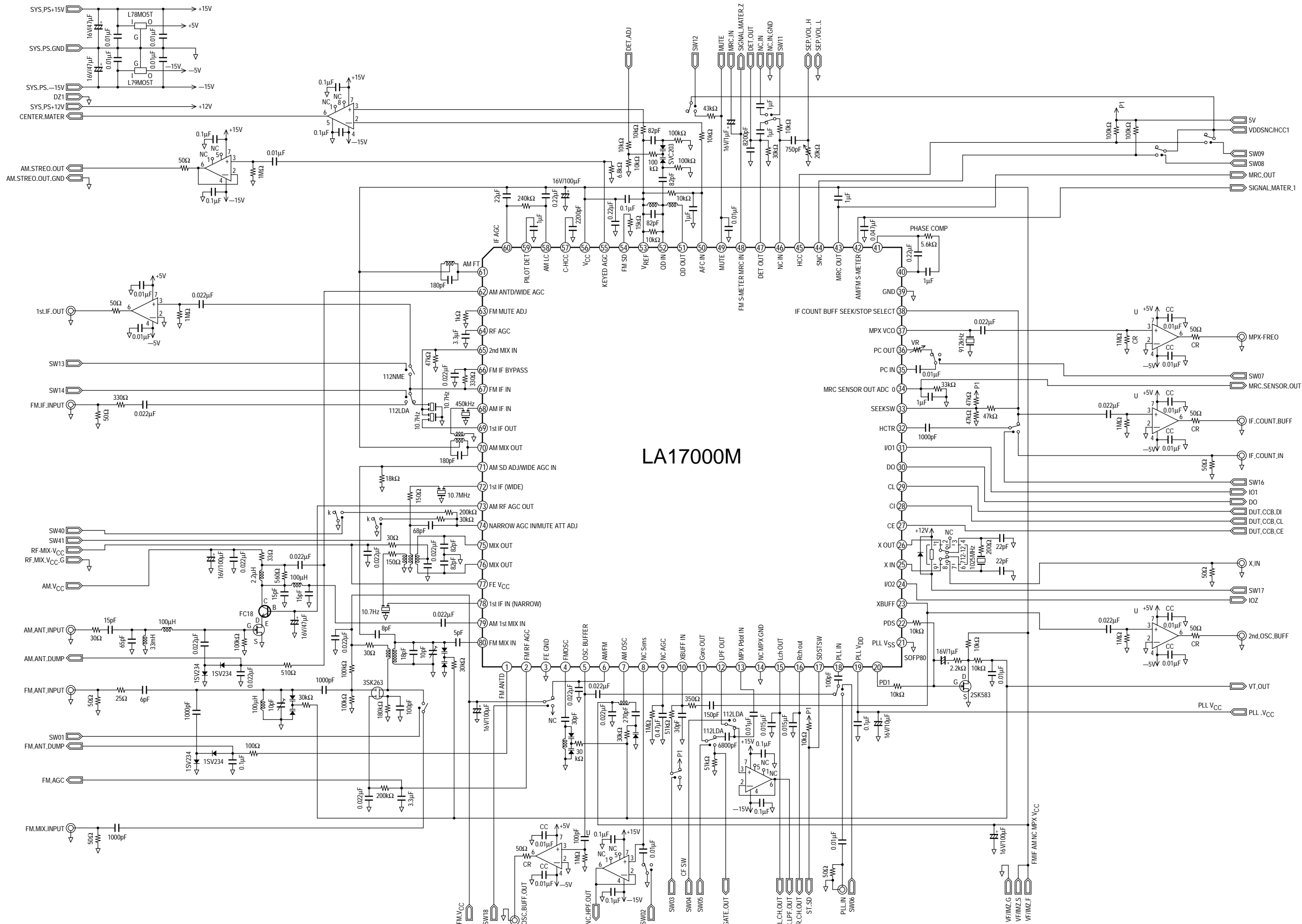
注5: シリアルデータのタイミング参照

PLL特性

電気的特性 / Ta = 25 , VDD = 5V, VSS = 0Vにて

			min	typ	max	unit
内蔵帰還抵抗	Rf1	XIN		1		M
	Rf2	PLLIN		500		k
	Rf3	HCTR		250		k
ヒステリシス幅	VHIS	CE, CL, DI		0.1VDD		V
出力「H」レベル電圧	VOH1	PD1, PDS, SEEKSW ; IO = - 1mA	VDD - 1.0			V
	VOH2	XBUF ; IO = - 0.5mA	VDD - 1.5			V
出力「L」レベル電圧	VOL1	PD1, PDS, SEEKSW ; IO = - 1mA			1	V
	VOL2	XBUFF ; IO = - 0.5mA			1.5	V
	VOL3	I/O-1 ~ I/O-2 ; IO = 1.0mA			0.2	V
		I/O-1 ~ I/O-2 ; IO = 2.5mA			0.5	V
		I/O-1 ~ I/O-2 ; IO = 5.0mA			1	V
		I/O-1 ~ I/O-2 ; IO = 9.0mA			1.8	V
	VOL4	DO ; IO = 5.0mA			1	V
入力「H」レベル電流	IiH1	CE, CL, DI ; VIN = 6.5V			5	μA
	IiH2	I/O-1 ~ I/O-2 ; VIN = 13V			5	μA
	IiH3	XIN ; VIN = VDD	2		11	μA
	IiH4	PLLIN ; VIN = VDD	4		22	μA
入力「L」レベル電流	IiL1	CE, CL, DI ; VIN = 0V			5	μA
	IiL2	I/O-1 ~ I/O-2 ; VIN = 0V			5	μA
	IiL3	XIN ; VIN = 0V	2		11	μA
	IiL4	PLLIN ; VIN = 0V	4		22	μA
出力オフリーク電流	IOFF1	I/O-1 ~ I/O-2 ; VO = 13V			5	μA
	IOFF2	DO ; VO = 6.5V			5	μA
「H」レベル3ステート オフリーク電流	IOFFH	PD1, PDS ; VIN = VDD		0.01	200	nA
「L」レベル3ステート オフリーク電流	IOFFL	PD1, PDS ; VIN = 0V		0.01	200	nA
入力容量	CIN			6		pF
ADD変換直線性誤差	Err	MRC SENSOR AUTO ADJ (MOS) - 0.5			+ 0.5	LSB
ブルダウントランジスタ オン抵抗	Rpd1	PLLIN	80	200	600	k
電源電流	I DD1	VDD ; X tal = 10.25MHz, fIN2 = 160MHz, VIN2 = 70mVrms, fIN3 = 25MHz, VIN3 = 40mVrms		10	15	mA
	I DD2	VDD ; PLL部分停止 (PLL INHIBIT), X tal OSC動作 (10.25MHz)		5	10	mA
	I DD3	VDD ; PLL部分停止, X tal OSC停止			3	mA

測定回路図



[FM IF選択度切換え回路]

特長

- 1) FM/AM1チップシステムで構成される。
- 2) AMはUPコンバージョン方式を採用する。
- 3) FMの中間周波数と同じ中心周波数のIFフィルタを使用する。
- 4) AMモードでは狭帯域のフィルタを使用する。
- 5) FMモードではSEEK時と隣接妨害発生時にのみ狭帯域フィルタを使用。
- 6) FMモード通常受信時は、広帯域フィルタを使用する。
- 7) RDSのAFサーチ時には狭帯域フィルタに切換えSDの検出を行う。
- 8) 隣接妨害検出感度が高い。

メリット

- 1) FM/AM1チップチューナシステム (マイコンとのインタフェースをもつIC) に於いて、コストアップ無しに隣接妨害特性を改善することができる。
- 2) シークサーチ時 および RDSのAFサーチ時、オートメモリ時のSD および、IFカウン트의誤検出 (局検出) を防止することができる。
- 3) ICのピン数を増加すること無しに、IC化することが可能である。
- 4) チューナを制御するマイコンのソフトウェアにて、CFの選択度切換えが可能となり、性能の差別化をソフトウェアによって容易に達成することができる。
(CF切換えタイミング および 条件の設定がソフトウェアで自由に設定可能)
- 5) SD、希望局電界強度、IFカウン出力、および 隣接局の電界強度を検出することにより、フィールドでの電波状況を検出し、隣接妨害が発生している場合、CFを自動的に切換え、隣接妨害特性を改善する。

[IF帯域切換え回路]

目的

AM/FM1チップチューナICにおいて、コストアップなしにFMの選択度を自動的に切換え、選局 (SEEK) 誤停止防止、および 受信時の隣接局妨害特性の改善を図る。

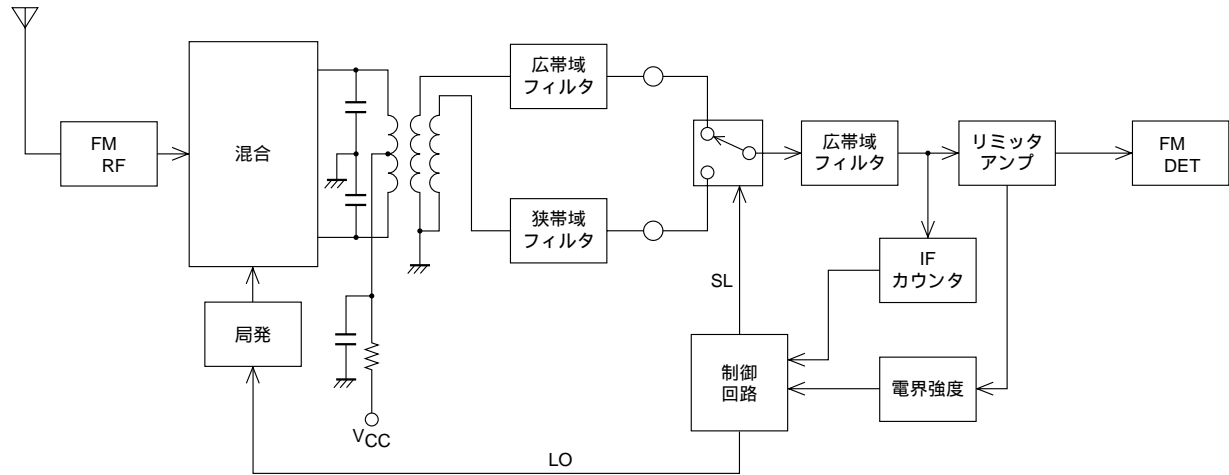
新技術特長

1. AM/FM1チップICにて構成される。
2. AM UPコンバージョンシステムで使用する狭帯域CFをFM時にも兼用するため、従来システムから外付け部品を追加することなしに構成できる。
3. 通常FM受信時は広帯域CFを使用し高音質受信を行う。
4. FM受信時隣接妨害を受けているとき、または AM受信時に狭帯域CFを使用する。
5. 選局時 (SEEK) または RDSAFサーチ時は狭帯域CFを使用し隣接局によるSDやIFカウン트의誤検出を防止する。
6. CF切換えは1st IFアンプの入力で行い、アンプの利得はAM/FM または FM時のCFの帯域により、適切な値になるように自動的に切換えられる。
7. CFの入力切換え および 1st IFアンプ利得の切換えはインタフェースを介してマイコンにより制御される。被制御端子はマイクロコンピュータのI/Oポートと接続され、マイクロコンピュータに内蔵されるソフトウェアにより制御される。
8. FM受信時の隣接妨害の検出はSメータ出力、SD および IFカウン出力により行う隣接妨害発生時にIFカウンッパ周波数が変動する。これを利用し隣接妨害検出が可能である (関連特許出願済み)。

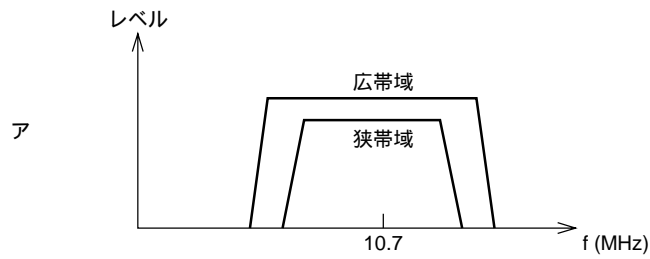
従来技術

1. IF帯域切換え専用IC または 複数個のICにより構成。
2. AM/FMオール1チップチューナシステムでは本機能が搭載されている物はない。
3. FM専用の狭帯域CFが必要でありコストUPとなる (AMと共用していない)
4. アナログ回路、または ロジック回路でCF切換え制御を行っているため、切換えタイミングの制御が画一的な条件でしか行えない。またソフトによる制御はできない。

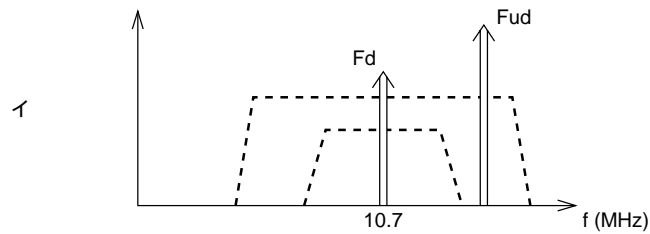
FM-IF帯域切換えシステム概要図



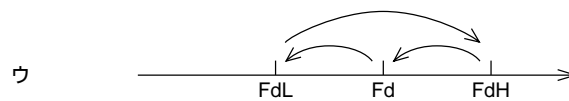
A13290



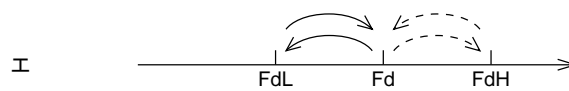
A13291



A13292



A13293



A13294

I/Oポート割付表

I/O-0	OUTPUT PLLからの出力ポート	「L」：受信モード 「H」：シークモード
DIデータ	INPUT PLLでは入力ポート	OPEN：RDS
I/O-1		未使用
I/O-2	OUTPUT PLLからの出力ポート	「H」：Dxモード 「L」：Loモード
DOデータ	INPUT I/O-3=0 (入力ポート) OUT3=1 (OPENまたはH) PLLでは入力ポート 出力ポートには設定しない	受信モード設定時 「H」：モノラル状態 「L」：ステレオ状態 シークモード設定時 「H」：SD ON 「L」：SD OFF

MRCセンサはPLLマイコンの6ビットADコンバータにより読み込む。
(DOデータ)

現在CCBデータライン以外にコントローラマイコンと接続されるには、
CF/SW, AUDIOミュート, AM/FMバンド切換えポートの3ラインのみ。

選択度切換評価ソフト 状態別データ切換え表

チューナ処理 I/Oポート状態		シーク	マニュアル プリセット	受信中	備 考
CF切換	WIDE				
	NARROW				
AUDIO ミュート 出力	ON				ソフトで固定で切換
	OFF				ソフトで固定で切換
Lo/Dx	Lo				設定状態に応じて 処理をする
	Dx				設定状態に応じて 処理をする
モード 切換	シーク モード				I/O-3はSD出力
	受 信 モード				I/O-3はモノラル ステレオ出力
	RDS モード				I/O-3はSD出力
IF カウンタ	出力ON				シークモード RDSモード
	出力OFF				受信モード

追加設定 (LC72144Mへの追加)

出力 (DI)

	モード	設 定	設 定 時
チューナモード切換	シークモード	DIデータ IN2 I/O-0 = 1 (出力ポート) OUT0 = 1 (Hi)	シーク時
	受信モード	DIデータ IN2 I/O-0 = 1 (出力ポート) OUT0 = 0 (Lo)	シーストップ時 または 受信時
	RDSモード	DIデータ IN2 I/O-0 = 0 (入力ポート) OUT0 = 1 (OPEN)	AFサーチ時
Lo/Dx 切換	Loモード	DIデータ IN2 I/O-2 = 1 (出力ポート) OUT2 = 0 (Lo)	Loモード設定時
	Dxモード	DIデータ IN2 I/O-2 = 1 (出力ポート) OUT2 = 1 (Hi)	Dxモード設定時
ハード ミュート 1	ミュートON	DIデータ IN2 I/O-0 = 1 (出力ポート) OUT1 = 1 (Hi)	チューニング処理時
	ミュートOFF	DIデータ IN2 I/O-0 = 1 (出力ポート) OUT1 = 0 (Lo)	受信モード切換え時

1 I/Oポートの使い方により異なる。

入力 (DO)

		DOデータ	条 件
センサ	モノラル/ ステレオ	OUTデータ I3 = 1 (Hi) モノラル状態 OUTデータ I3 = 0 (Lo) ステレオ状態	チューナモードが受信モードに設定されている場合。
	SD	OUTデータ I3 = 1 (Hi) SD ON OUTデータ I3 = 0 (Lo) SD OFF	2 チューナモードがシーク または RDSモードに設定されている場合 2
MRC出力		OUTデータ ADC0 AD00 ~ AD05 6ビット	AD変換を開始させ終了後に読み出すこと 3.3Vを6ビット分解

2 DIデータ (IN2)の設定ではI/O-3 = 0 (入力ポート)、OUT3 = 1 (Hi)に設定済みであること。

その他

	17000に対して	設 定	設 定 時
CF切換え	10ピン	Hi : Wide (広帯域設定) Lo : Narrow (狭帯域設定)	通常時 隣接妨害発生時
ソフトミュート (AUDIOミュート)	49ピン	Hi : 強制ミュート Lo : ミュートOFF	ミュート設定時 ミュート解除時
AM/FM切換	6ピン	Lo : AM Hi : FM	AM受信時 FM受信時

LA17000MとLA1781M・LC72144Mとの端子関係

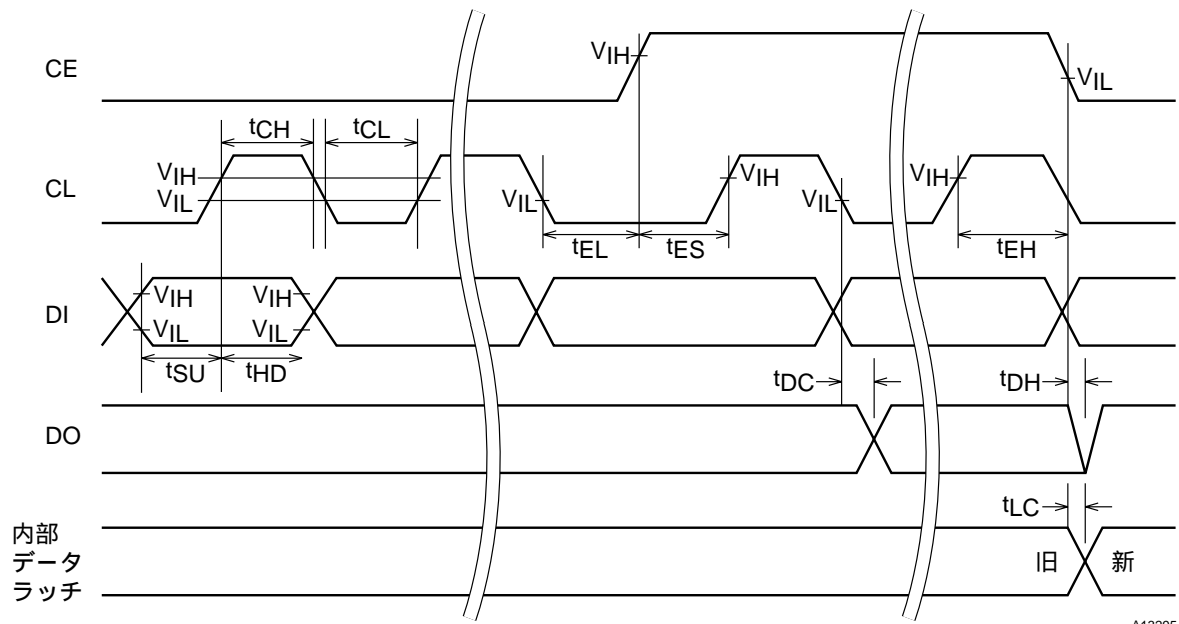
LA1781 端子番号	端子機能	LA17000M 端子番号	端子機能	LC72144M 端子番号
1	FN ANTD	1		
2	FM RF AGC	2		
3	FE GND	3		
4	FM OSC	4		
5	AM/FM OSC buff.	5		
6	FE V _{CC}	6		
7	AM V _{CC}	7		
8	ノイズAGC-Sence	8		
9	ノイズAGC-ADJ	9		
10	AM 2nd OSC	10		
11	Gate Out	11		
12	記憶回路端子	12		
13	Pilot In	13		
14	NC, MPX GND	14		
15	MPX L-Out	15		
16	MPX R-Out	16		
26	Seek AM/FM SD Stop FM ST IND	17	I/O-3 SD/ST-IND共用	23
		18	FMIN	16
		19	V _{DD}	17
		20	PD1	18
		21	V _{SS}	19
		22	PDS	20
		23	XBUF	22
		24	I/O-2	8
		25	XIN	24
		26	XOUT	1
		27	CE	2
		28	DI	3
		29	CL	4
		30	DO	5
		31	I/O-1	9
		32	HCTR/I-6	11
		33	I/O-0	12
19	MRCセンサ出力	34	ADC0, MRCセンサ共用	7
17	Pilot Can. ADJ	35		
18	Pilot Can. ADJ	36		
20	MPX VCO	37		
23	IFカウンタbuffと Seek/stop切換	38		
25	GND	39		
21	PHASE COMP.	40		
22	PHASE COMP.	41		
24	AM/FM Sメータ	42		
27	MRC OUT	43		

次ページへ続く。

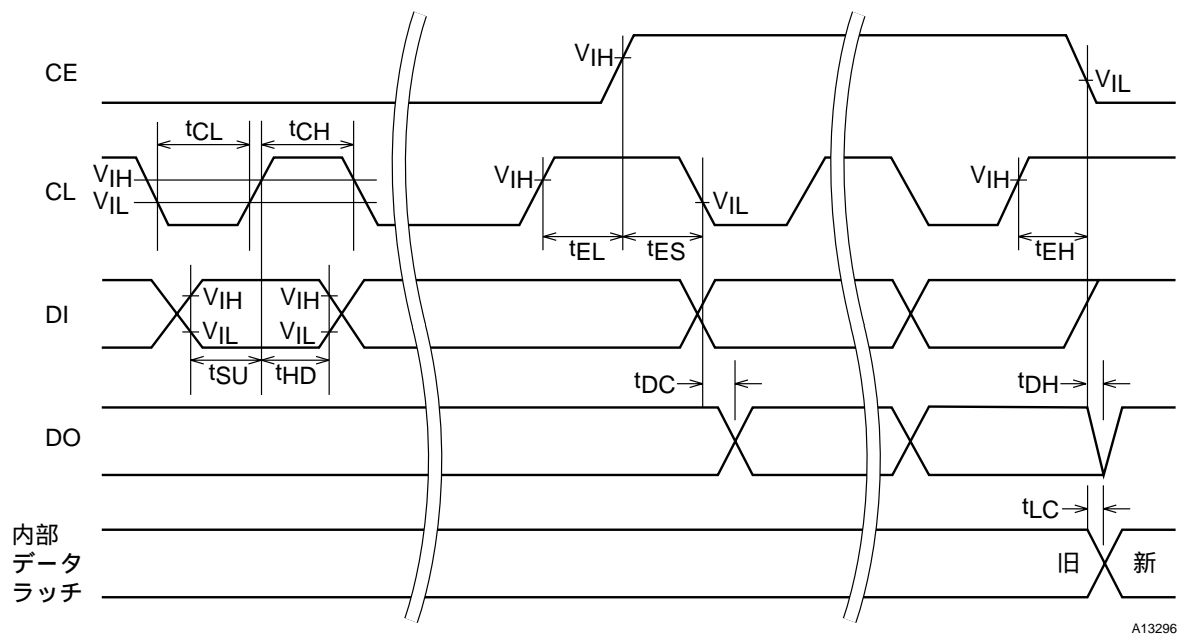
前ページから続く。

LA1781 端子番号	端子機能	LA17000M 端子番号	端子機能	LC72144M 端子番号
28	SNC制御入力	44		
29	HCC制御入力	45		
30	ノイズキャンセラIN	46		
31	AM/FM検波出力	47		
32	FM Sメータ出力	48		
33	MUTE drive	49		
34	AFC IN	50		
35	QD OUT	51		
36	CD IN	52		
37	VREF	53		
38	FMSD	54		
39	GND Keyed AGC	55		
40	VCC	56		
41	HCCコンデンサ	57		
42	AM L.C.	58		
43	Pilot検波	59		
44	IF AGC	60		
45	AM IFT (IF出力)	61		
46	AM ANTD W-AGC IN	62		
47	FM Mute ON ADJ	63		
48	RF AGC	64		
49	AM 2nd MIX IN	65		
50	FM IF BYPASS	66		
51	FM IF IN	67		
52	AM IF IN	68		
53	1st IF amplifier.出力	69		
54	AM MIX OUT	70		
55	W-AGC IN AM SD ADJ	71		
56	1st IF IN	72		
57	AM RF AGC OUT	73		
58	N-AGC IN	74		
59	1st MIX OUT	75		
60	1st MIX OUT	76		
61	F. E. VCC	77		
64	FM MIX IN	78	1st IF narrow IN	
62	AM MIX IN	79		
63	FM MIX IN	80		

シリアルデータタイミング

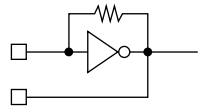
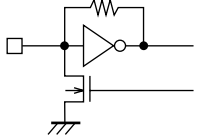

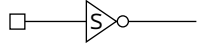
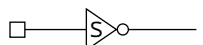
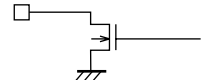
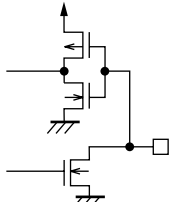
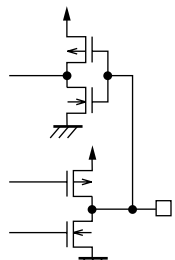
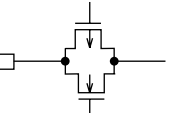


CLが「L」レベルで停止している場合



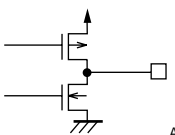
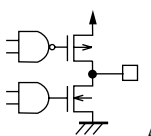
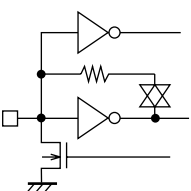
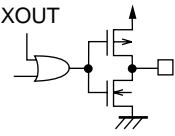
CLが「H」レベルで停止している場合

PLLブロック端子説明

記 号	ピン番号	内 容	機 能	端子形式
XIN XOUT	25 26	X tal OSC	<ul style="list-style-type: none"> 水晶振動子接続。 (10.35, 10.25, 7.2MHz または、4.5MHz) 	 A13297
PLL IN	18	局部発振 信号入力	<ul style="list-style-type: none"> シリアルデータ入力：DVS=1を設定すると、FMINが選択される。 入力周波数は、10～160MHz。 信号は、スワローカウンタへ伝達される。 設定可能分周数は、272～65535である。 	 A13298
CE	27	チップ イネーブル	<ul style="list-style-type: none"> PLLへのシリアルデータ入力 (DI) 時や、シリアルデータ出力 (DO) 時に、ハイレベルとする端子である。 	 A13299
CL	29	クロック	<ul style="list-style-type: none"> PLLへのシリアルデータ入力 (DI) 時や、シリアルデータ出力 (DO) 時に、データと同期を取るクロックである。 	 A13300
DI	28	入力データ	<ul style="list-style-type: none"> コントローラからPLLへ転送されるシリアルデータの入力端子である。 	 A13301
DO	30	出力データ	<ul style="list-style-type: none"> コントローラからPLLへ転送されるシリアルデータの出力端子である。 	 A13302
VDD	19	電源	<ul style="list-style-type: none"> PLLの電源端子である。PLL動作時には4.5～5.5Vを供給する。 電源投入時には、パワーオン・リセット回路が動作する。 	
VSS	21	グランド	<ul style="list-style-type: none"> PLLのグランド端子である。 	
I/O-1 I/O-2 STSD SW	31 24 17	汎用入出力 ポート	<ul style="list-style-type: none"> 汎用入出力ポートである。 出力は、オープンドレイン形式。 パワーオン・リセット時にはI/O-1, I/O-2は、入力ポートとなる。STSD SWは出力ポートとなり、Lowに固定される。 コントローラから転送されるシリアルデータ (I/O-1～I/O-2, STSD SW) により、入力と出力を切替える。 	 A13303
SEEK SW	33	汎用入出力 ポート	<ul style="list-style-type: none"> 汎用入出力ポートである。 出力は、コンプリメンタリ形式。 パワーオン・リセット時は、入力ポートとなる。 コントローラから転送されるシリアルデータにより、入力と出力を指定する。 	 A13304
ADC0	34	ADC入力	<ul style="list-style-type: none"> ADコンバータ入力端子である。 6ビットの逐次比較型。 詳細は、ADコンバータの構成の頁を参照のこと。 	 A13305

次ページへ続く。

前ページから続く。

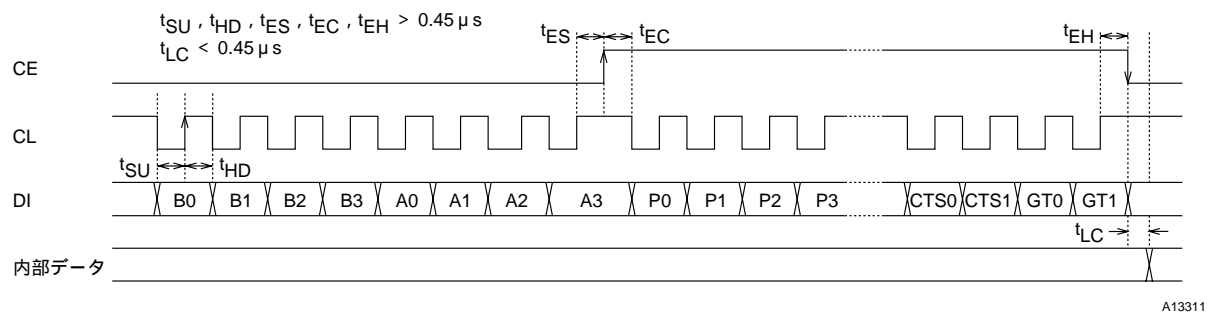
記 号	ピン番号	内 容	機 能	端子形式
PD1	20	メイン チャージ ポンプ出力	<ul style="list-style-type: none"> PLLのチャージポンプ出力端子である。 局部発振信号周波数をN分周した周波数が、基準周波数よりも高い場合、PD1端子からは、ハイレベルが出力される。低い場合、ローレベルが出力される。一致した場合は、ハイインピーダンスとなる。 	 A13306
PDS	22	サブ チャージ ポンプ出力	<ul style="list-style-type: none"> メインチャージポンプと組み合わせて高速ロックアップ回路が構成できる。 詳細は、チャージポンプの構成の頁を参照のこと。 	 A13307
HCTR	32	汎用 カウンタ	<ul style="list-style-type: none"> シリアルデータ：CTS1 = 1を設定すると、HCTRが選択される。 入力周波数は、0.4 ~ 25MHz 信号は、内部で1/2分周器を介して汎用カウンタへ伝達される。積算カウントも可能である。 カウント結果は、出力端子D0を通して汎用カウンタのMSBより出力される。 詳細は、汎用カウンタの構成の頁を参照のこと。 シリアルデータ：HCTR = 0は使用禁止。 	 A13308
XBUF	23	X tal OSC Buffer	<ul style="list-style-type: none"> 水晶発振回路の出力バッファである。 シリアルデータ：XB = 1を設定した場合、出力バッファが動作し、水晶発振信号(パルス)が出力される。 XB = 0の場合は、Lowとなる(パワーオン・リセット時はXB = 0で、出力バッファがLowに固定される)。 	 A13309

シリアルデータの入出力方法

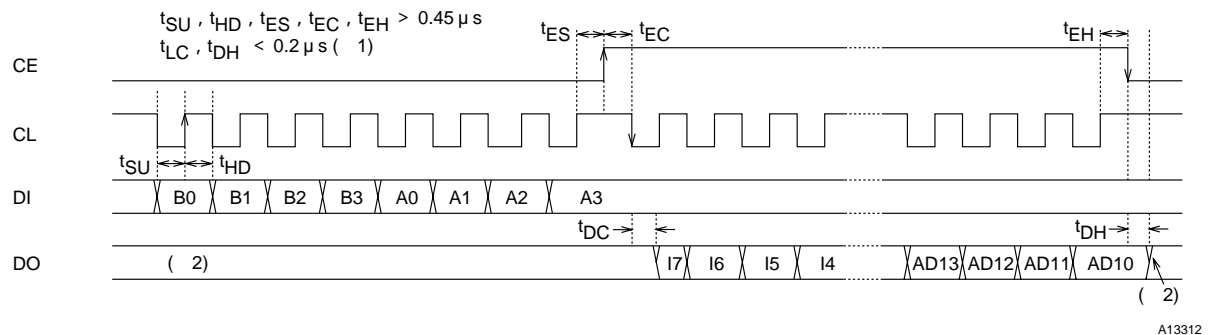
三洋音響用LSIシリアルバスフォーマットであるCCB (Computer Control Bus)により、データの入出力を行う。本LSIは、8ビットアドレス方式のCCBである。

	入出力モード	アドレス								内 容
		B0	B1	B2	B3	A0	A1	A2	A3	
[1]	IN1	0	0	0	1	0	1	0	0	・制御データ入力 (シリアルデータ入力)モードである。 ・32ビットデータ入力
[2]	IN2	1	0	0	1	0	1	0	0	・制御データ入力 (シリアルデータ入力)モードである。 ・32ビットデータ入力
[3]	OUT	0	1	0	1	0	1	0	0	・データ出力 (シリアルデータ出力)モードである。 ・クロック分ビットデータ出力

i) シリアルデータ入力 (IN1/IN2)



ii) シリアルデータ出力 (OUT)

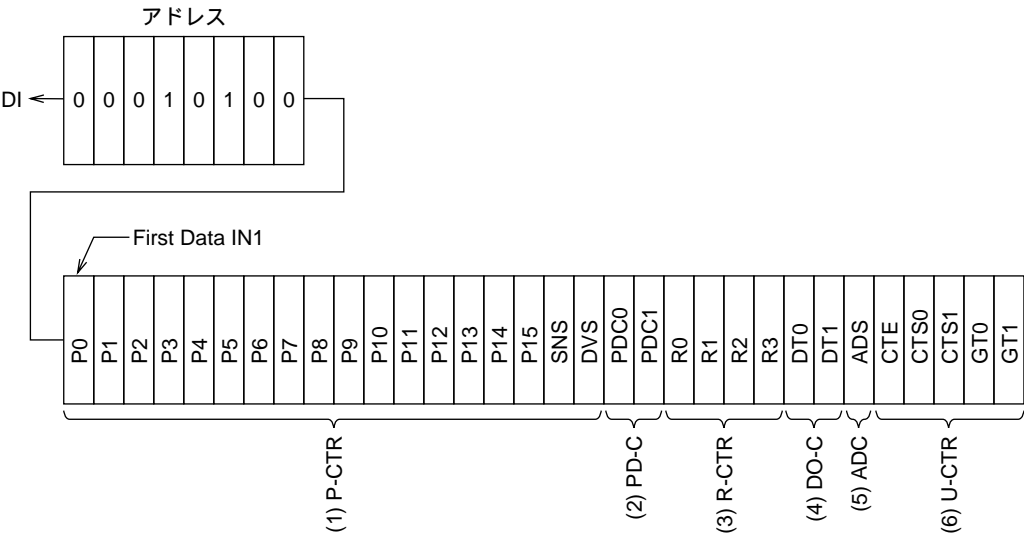


(1) DO端子はNchオープンドレイン端子のため、プルアップ抵抗値、基板容量によって、データ変化時間は異なる。

(2) DO端子通常オープンである。

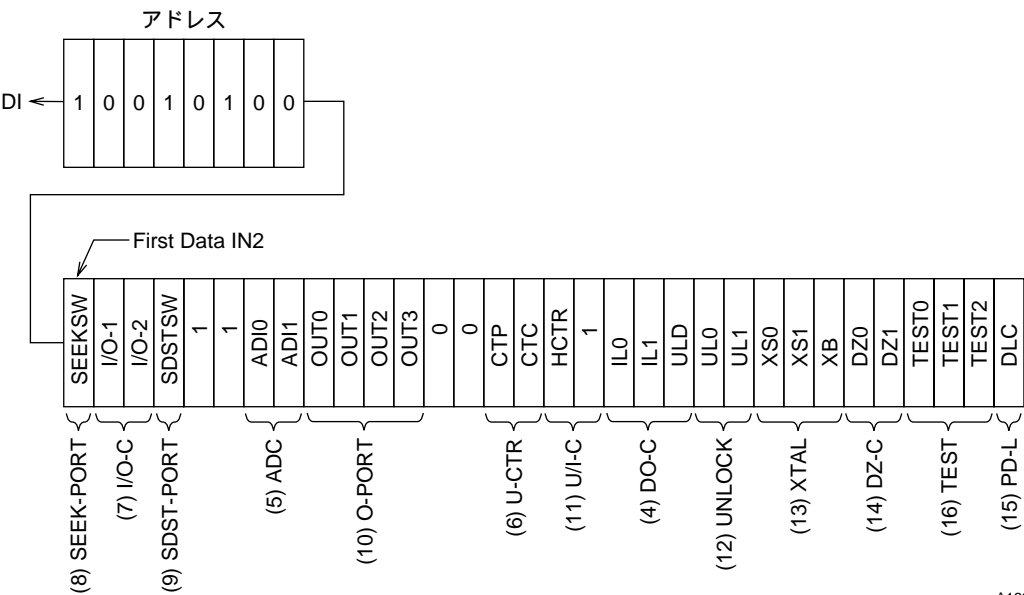
DI制御データ (シリアルデータ入力)の構成

【1】IN1



A13313

【2】IN2モード



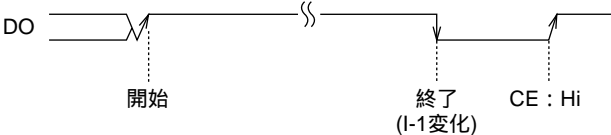
A13314

DI制御データの説明

番号	制御部/ データ	内 容	関連データ																																																																																					
(1)	<p>プログラマブル ディバイダデータ</p> <p>P0 ~ P15</p> <p>DVS, SNS</p>	<p>・プログラマブルディバイダの分周数を設定するデータである。 P15をMSBとするバイナリ値。LSBは、DVS, SNSにより変わる。</p> <table><tr><th>DVS</th><th>SNS</th><th>LSB</th><th>設定分周数 (N)</th></tr><tr><td>1</td><td>1</td><td>P0</td><td>272 ~ 65535</td></tr></table> <p>DVS = 1 (DVS = 0 : 使用禁止)</p> <p>・プログラマブルディバイダへの信号入力端子 (PLL IN)の選択と入力周波数範囲切換えを行う。</p> <table><tr><th>DVS</th><th>SNS</th><th>入力端子</th><th>入力端子周波数範囲</th></tr><tr><td>1</td><td>1</td><td>PLLIN</td><td>10 ~ 160MHz</td></tr></table> <p>詳細は “ プログラマブルディバイダの構成 ” を参照のこと。</p>	DVS	SNS	LSB	設定分周数 (N)	1	1	P0	272 ~ 65535	DVS	SNS	入力端子	入力端子周波数範囲	1	1	PLLIN	10 ~ 160MHz																																																																						
DVS	SNS	LSB	設定分周数 (N)																																																																																					
1	1	P0	272 ~ 65535																																																																																					
DVS	SNS	入力端子	入力端子周波数範囲																																																																																					
1	1	PLLIN	10 ~ 160MHz																																																																																					
(2)	<p>サブチャージポンプ 制御データ</p> <p>PDC, PDC1</p>	<p>・サブチャージポンプを制御するデータである。</p> <table><tr><th>PDC1</th><th>PDC0</th><th>サブチャージポンプ状態</th></tr><tr><td>0</td><td>*</td><td>ハイ インピーダンス</td></tr><tr><td>1</td><td>0</td><td>チャージポンプ動作 (アンロック時)</td></tr><tr><td>1</td><td>1</td><td>チャージポンプ動作 (常時)</td></tr></table> <p>サブチャージポンプは、PD0, PD1 (メインチャージ)と組合せて高速ロックアンプ回路が構成できる。</p> <p>・詳細はチャージポンプの頁を参照のこと。</p>	PDC1	PDC0	サブチャージポンプ状態	0	*	ハイ インピーダンス	1	0	チャージポンプ動作 (アンロック時)	1	1	チャージポンプ動作 (常時)	UL0, UL1, DLC																																																																									
PDC1	PDC0	サブチャージポンプ状態																																																																																						
0	*	ハイ インピーダンス																																																																																						
1	0	チャージポンプ動作 (アンロック時)																																																																																						
1	1	チャージポンプ動作 (常時)																																																																																						
(3)	<p>リファレンス ディバイダデータ</p> <p>R0 ~ R3</p>	<p>・基準周波数 (fref)の選択データである。</p> <table><tr><th>R3</th><th>R2</th><th>R1</th><th>R0</th><th>基準周波数</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>使用禁止</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>50</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>25</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>25</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>12.5</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>6.25</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>3.125</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>3.125</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>10</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>9 1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>5</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>9 1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td><td>30 1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>0</td><td>2 PLL INHIBIT + X tal OSC STOP</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td><td>2 PLL INHIBIT</td></tr></table> <p>1 X tal OSC = 10.25MHz選択時は使用禁止</p> <p>2 PLL INHIBIT (バックアップモード)</p> <p>プログラマブルディバイダ部は停止し、PLL IN端子はプルダウン状態 (GND)、チャージポンプ出力はフローティング状態になる。</p>	R3	R2	R1	R0	基準周波数	0	0	0	0	使用禁止	0	0	0	1	50	0	0	1	0	25	0	0	1	1	25	0	1	0	0	12.5	0	1	0	1	6.25	0	1	1	0	3.125	0	1	1	1	3.125	1	0	0	0	10	1	0	0	1	9 1	1	0	1	0	5	1	0	1	1	1	1	1	0	0	9 1	1	1	0	1	30 1	1	1	1	0	2 PLL INHIBIT + X tal OSC STOP	1	1	1	1	2 PLL INHIBIT	
R3	R2	R1	R0	基準周波数																																																																																				
0	0	0	0	使用禁止																																																																																				
0	0	0	1	50																																																																																				
0	0	1	0	25																																																																																				
0	0	1	1	25																																																																																				
0	1	0	0	12.5																																																																																				
0	1	0	1	6.25																																																																																				
0	1	1	0	3.125																																																																																				
0	1	1	1	3.125																																																																																				
1	0	0	0	10																																																																																				
1	0	0	1	9 1																																																																																				
1	0	1	0	5																																																																																				
1	0	1	1	1																																																																																				
1	1	0	0	9 1																																																																																				
1	1	0	1	30 1																																																																																				
1	1	1	0	2 PLL INHIBIT + X tal OSC STOP																																																																																				
1	1	1	1	2 PLL INHIBIT																																																																																				

次ページへ続く。

前ページから続く。

番号	制御部/データ	内 容	関連データ																																			
(4)	DO, I/O-5端子 コントロールデータ ULD DT0, DT1 IL0, IL1	<div>・ DO端子 および I/O-5端子の出力を決定する。</div> <table><tr><th>ULD</th><th>DT1</th><th>DT0</th><th>DO端子</th></tr><tr><td>0</td><td>0</td><td>0</td><td>アンロック時Low</td></tr><tr><td>0</td><td>0</td><td>1</td><td>end-AD</td></tr><tr><td>0</td><td>1</td><td>0</td><td>end-UC</td></tr><tr><td>0</td><td>1</td><td>1</td><td>IN (1)</td></tr></table> <div>end-AD : ADコンバータの変換終了 end-UC : 汎用カウンタの変換終了</div> <div></div> <div>1</div> <table><tr><th>IL1</th><th>IL</th><th>IN</th></tr><tr><td>0</td><td>0</td><td>オープン</td></tr><tr><td>0</td><td>1</td><td>I-1 (端子状態)</td></tr><tr><td>1</td><td>0</td><td>I-2 (端子状態)</td></tr><tr><td>1</td><td>1</td><td>I-1が変化すると、DOはLowとなる。注)</td></tr></table> <div>ただし、I/O-1, I/O-2端子が出力ポートとして指定されている場合は、オープンとなる。 注) X tal OSC STOP時は使用不可 (DOは変化しない)。 [リファレンスディバイダデータ : R3 = R2 = R1 = 1, R0 = 0の場合]</div>	ULD	DT1	DT0	DO端子	0	0	0	アンロック時Low	0	0	1	end-AD	0	1	0	end-UC	0	1	1	IN (1)	IL1	IL	IN	0	0	オープン	0	1	I-1 (端子状態)	1	0	I-2 (端子状態)	1	1	I-1が変化すると、DOはLowとなる。注)	I/O-1 I/O-2
ULD	DT1	DT0	DO端子																																			
0	0	0	アンロック時Low																																			
0	0	1	end-AD																																			
0	1	0	end-UC																																			
0	1	1	IN (1)																																			
IL1	IL	IN																																				
0	0	オープン																																				
0	1	I-1 (端子状態)																																				
1	0	I-2 (端子状態)																																				
1	1	I-1が変化すると、DOはLowとなる。注)																																				
(5)	ADコンバータ 制御データ ADS ADI0	<div>・ ADコンバータの変換開始データ。</div> <div>ADS = 1 : AD変換リセットand スタート = 0 : AD変換リセット</div> <table><tr><th>ADI1</th><th>ADI0</th><th>AD入力端子</th></tr><tr><td>1</td><td>1</td><td>停止</td></tr><tr><td>1</td><td>0</td><td>ADC0</td></tr><tr><td>0</td><td>1</td><td>使用不可</td></tr><tr><td>0</td><td>0</td><td>使用不可</td></tr></table>	ADI1	ADI0	AD入力端子	1	1	停止	1	0	ADC0	0	1	使用不可	0	0	使用不可																					
ADI1	ADI0	AD入力端子																																				
1	1	停止																																				
1	0	ADC0																																				
0	1	使用不可																																				
0	0	使用不可																																				

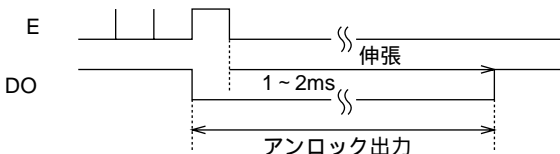
次ページへ続く。

前ページから続く。

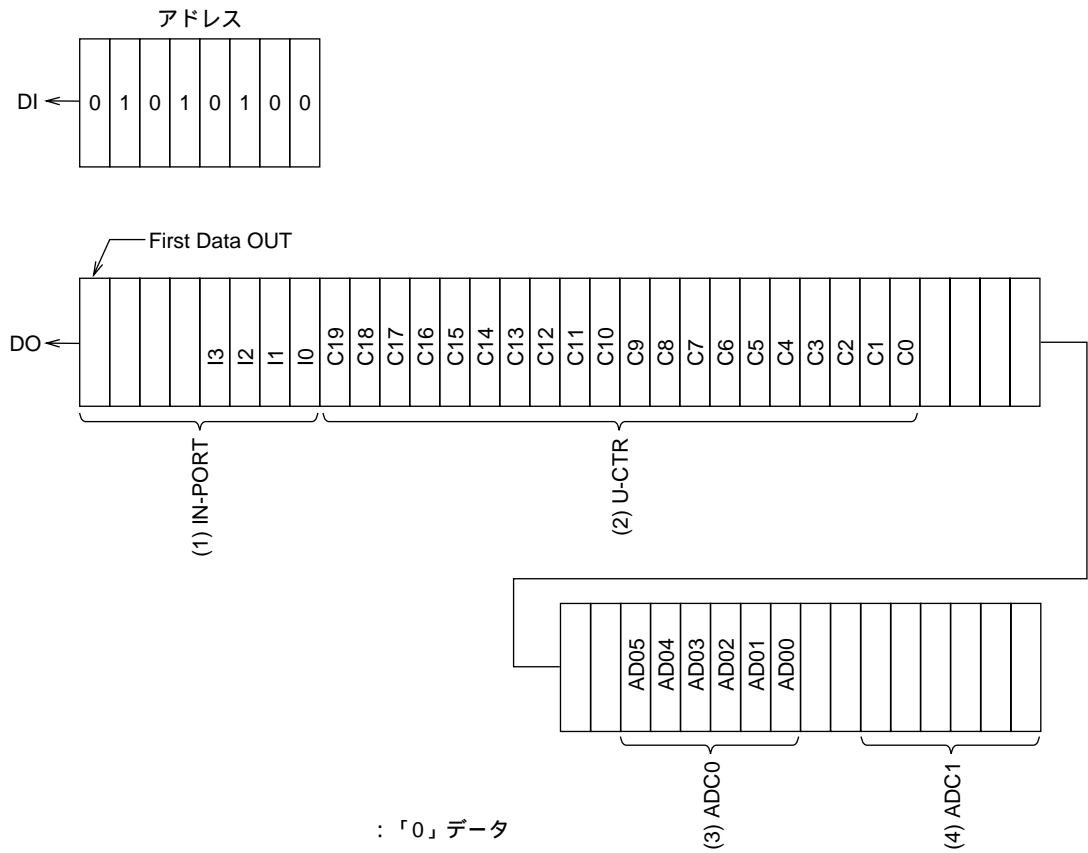
番号	制御部/ データ	内 容	関連データ																																												
(6)	汎用カウンタ 制御データ CTS0, CTS1 CTE GT0, GT1 CTP CTC	<div>・ 汎用カウンタの入力端子 (HCTR) の設定を行う。</div> <table><tr><th>CTS1</th><th>測定時間</th><th>測定モード</th></tr><tr><td>1</td><td>HCTR</td><td>周波数</td></tr><tr><td>0</td><td>-</td><td>未測定</td></tr></table> <div>・ 汎用カウンタの測定開始データ。 CTE = 1 : カウント スタート = 0 : カウント リセット</div> <div>・ 汎用カウンタの測定時間 (周波数モード) および 周期回数 (周期モード) を決定する。</div> <table><tr><th rowspan="3">GT1</th><th rowspan="3">GT0</th><th colspan="3">周波数測定モード</th><th rowspan="3">周期測定 モード</th></tr><tr><th rowspan="2">測定時間</th><th colspan="2">ウエイト時間</th></tr><tr><th>CTP = 0</th><th>CTP = 1</th></tr><tr><td>0</td><td>0</td><td>4 ms</td><td>3 ~ 4 ms</td><td>1 ~ 2 ms</td><td>1周期</td></tr><tr><td>0</td><td>1</td><td>8</td><td>3 ~ 4</td><td>1 ~ 2</td><td>1周期</td></tr><tr><td>1</td><td>0</td><td>32</td><td>7 ~ 8</td><td>1 ~ 2</td><td>2周期</td></tr><tr><td>1</td><td>1</td><td>64</td><td>7 ~ 8</td><td>1 ~ 2</td><td>2周期</td></tr></table> <div>・ CTP = 0 : カウントリセット時 (CTE = 0)、汎用カウンタ入力をブルダウする。 = 1 : カウントリセット時 (CTE = 0)、汎用カウンタ入力をブルダウせず、ウエイト時間を短縮化する。ただし、CTP = 1に設定した直後は、汎用カウンタ入力端子がバイアスされるまでカウントスタートを待つ必要がある。</div> <div>・ 入力感度をCTC = 1で低下させる (感度10 ~ 30mVrms)。</div>	CTS1	測定時間	測定モード	1	HCTR	周波数	0	-	未測定	GT1	GT0	周波数測定モード			周期測定 モード	測定時間	ウエイト時間		CTP = 0	CTP = 1	0	0	4 ms	3 ~ 4 ms	1 ~ 2 ms	1周期	0	1	8	3 ~ 4	1 ~ 2	1周期	1	0	32	7 ~ 8	1 ~ 2	2周期	1	1	64	7 ~ 8	1 ~ 2	2周期	HCTR
CTS1	測定時間	測定モード																																													
1	HCTR	周波数																																													
0	-	未測定																																													
GT1	GT0	周波数測定モード			周期測定 モード																																										
		測定時間	ウエイト時間																																												
			CTP = 0	CTP = 1																																											
0	0	4 ms	3 ~ 4 ms	1 ~ 2 ms	1周期																																										
0	1	8	3 ~ 4	1 ~ 2	1周期																																										
1	0	32	7 ~ 8	1 ~ 2	2周期																																										
1	1	64	7 ~ 8	1 ~ 2	2周期																																										
(7)	入出力ポート 制御データ I/O-1 ~ I/O-2	<div>・ 入出力ポートのI/Oを指定するデータである。 「データ」 = 0 : 入力ポート = 1 : 出力ポート</div> <div>パワーオン・リセット時、I/O-0, I/O-2は入力ポートとなる。 SDST SWは、出力ポートとなる。</div>	OUT0 ~ OUT3 ULD																																												
(8)	SEEK SW	<div>・ SEEK SW端子の状態を決定するデータである。 「データ」 = 0 : 2.5[V] 出力 端子はオープン状態となり、外付け回路により中点バイアスが出力される。 「データ」 = 1 : 0[V] または 5[V] 出力 OUT0のデータで決定される。</div>	I/O-0 ~ I/O3 ULD																																												
(9)	SDST SW	<div>・ AM/FM SD, FM-ST IND出力兼用端子 「データ」 = 0 : 固定 = 1 : 使用禁止</div>	I/O-0 ~ I/O3 ULD																																												
(10)	出力ポート データ OUT0 ~ OUT2	<div>・ 出力ポートのO-0 ~ O-3の出力を決定するデータである。 「データ」 = 1 : Open または Hi = 0 : Low 入力ポート または、アンロック出力に指定されている場合は、無効。</div>	I/O-0 ~ I/O3 ULD																																												
(11)	汎用カウンタ入力 制御データ HCTR	<div>・ 汎用カウンタ端子を入力ポート化するデータである。 HCTR = 0 : 使用禁止 = 1 : HCTR (汎用カウンタ)</div>	CTS1																																												

次ページへ続く。

前ページから続く。

番号	制御部/データ	内 容	関連データ																				
(12)	アンロック検出データ UL1, UL0	<p>・ PLLのロックを判定するためのフェーズエラー (E)検出幅選択データである。</p> <p>下表、 E検出幅以上のフェーズエラーが発生すると、アンロックとみなす。アンロック時、検出端子 (DO または I/O-5)はLowとなる。</p> <table><tr><th>UL1</th><th>UL0</th><th>E検出幅</th><th>検出端子出力</th></tr><tr><td>0</td><td>0</td><td>停止</td><td>オープン</td></tr><tr><td>0</td><td>1</td><td>0</td><td>Eを直接出力</td></tr><tr><td>1</td><td>0</td><td>± 0.5 μs</td><td>Eを1 ~ 2ms伸張</td></tr><tr><td>1</td><td>1</td><td>± 1 μs</td><td>Eを1 ~ 2ms伸張</td></tr></table>  <p style="text-align: right;">A13316</p>	UL1	UL0	E検出幅	検出端子出力	0	0	停止	オープン	0	1	0	Eを直接出力	1	0	± 0.5 μs	Eを1 ~ 2ms伸張	1	1	± 1 μs	Eを1 ~ 2ms伸張	ULD DT0, DT1
UL1	UL0	E検出幅	検出端子出力																				
0	0	停止	オープン																				
0	1	0	Eを直接出力																				
1	0	± 0.5 μs	Eを1 ~ 2ms伸張																				
1	1	± 1 μs	Eを1 ~ 2ms伸張																				
(13)	水晶発振回路 XS0, XS1 XB	<p>・ 水晶振動子選択データ。</p> <table><tr><th>XS1</th><th>XS0</th><th>X tal OSC</th></tr><tr><td>0</td><td>0</td><td>使用禁止</td></tr><tr><td>0</td><td>1</td><td>使用禁止</td></tr><tr><td>1</td><td>0</td><td>10.25MHz</td></tr><tr><td>1</td><td>1</td><td>10.35MHz</td></tr></table> <p>パワーオン・リセット時は、10.25MHzが選択される。</p> <p>・ 水晶振動子バッファ (XBUF)出力制御データ</p> <p>XB = 0 : バッファ出力 : OFF (パワーオン・リセット時はこのモードが選択される)</p> <p>XB = 1 : バッファ出力ON</p> <p>FM受信 (PD0端子使用)の場合、XBUF出力をオフすること。</p>	XS1	XS0	X tal OSC	0	0	使用禁止	0	1	使用禁止	1	0	10.25MHz	1	1	10.35MHz	R0 ~ R3					
XS1	XS0	X tal OSC																					
0	0	使用禁止																					
0	1	使用禁止																					
1	0	10.25MHz																					
1	1	10.35MHz																					
(14)	位相比較器 制御データ DZ0, DZ1	<p>・ 位相比較器の不感帯を制御するデータである。</p> <table><tr><th>DZ1</th><th>DZ0</th><th>不感帯モード</th></tr><tr><td>0</td><td>0</td><td>DZA</td></tr><tr><td>0</td><td>1</td><td>DZB</td></tr><tr><td>1</td><td>0</td><td>DZC</td></tr><tr><td>1</td><td>1</td><td>DZD</td></tr></table> <p>パワーオン・リセット時は、DZAとなる。</p>	DZ1	DZ0	不感帯モード	0	0	DZA	0	1	DZB	1	0	DZC	1	1	DZD						
DZ1	DZ0	不感帯モード																					
0	0	DZA																					
0	1	DZB																					
1	0	DZC																					
1	1	DZD																					
(15)	チャージポンプ 制御データ DLC	<p>・ チャージポンプの出力を強制的にローレベル (V_{SS}レベル)とするデータである。</p> <p>DLC = 1 : ローレベル</p> <p>= 0 : 通常動作</p> <p>VCOの制御電圧 (V_{tune})が0VでVCOの発振が停止することによりデッドロックした場合、チャージポンプ出力をローレベルとし、V_{tune}をV_{CC}とすることで、デッドロックから抜け出す方法が可能である。</p> <p>パワーオン・リセット時は、通常動作モードとなる。</p>																					
(16)	LSIテストデータ TEST0 TEST1 TEST2	<p>・ LSIテスト用データである。</p> <p>TEST0 = 0 とすること。</p> <p>TEST1 = 0</p> <p>TEST2 = 0</p> <p>パワーオン・リセット時には、テスト用データは全て「0」に設定される。</p>																					

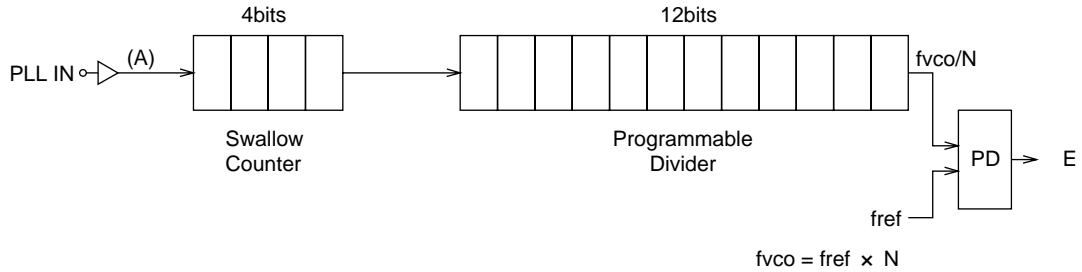
DO出力データ (シリアルデータ出力)の構成
【3】OUTモード



A13317

番号	制御部/データ	内 容	関連データ
(1)	入出力ポート データ I3 ~ I0	・ 入力ポート ; I/O-0 ~ I/O-3の端子状態をラッチしたデータがI0 ~ I3となる。 データ出力モードとなった時点でラッチされる。 入力/出力の指定に依らず、端子状態をラッチする。 端子の状態 = Hi : 1 Low : 0	I/O-1 ~ I/O2, SEEK SW HCTR
(2)	汎用カウンタ バイナリ データ C19 ~ C0	・ 汎用カウンタ (20ビット バイナリカウンタ)の内容をラッチしたデータが、C19 ~ C0である。 C19 バイナリカウンタのMSB C0 バイナリカウンタのLSB	CTS0 CTS1 CTE
(3)	ADコンバータ ADC0データ AD05 ~ AD00	・ ADC0端子の入力信号をAD変換した結果をラッチしたデータが、AD05 ~ AD00である。 AD05 MSB AD00 LSB	ADI1 ADS

プログラマブルディバイダの構成



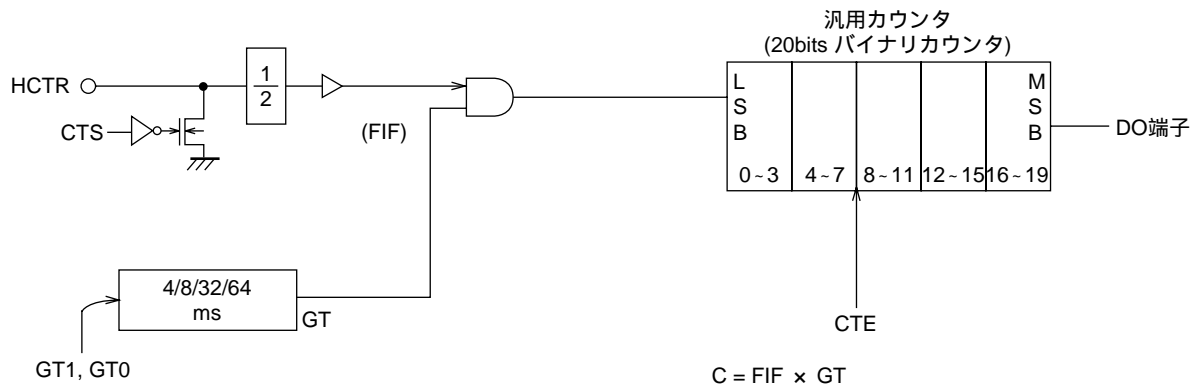
A13318

	DVS	SNS	入力端子	設定分周数	入力周波数範囲
(A)	1	*	PLL IN	272 ~ 65535	10 ~ 160 MHz

	最小入力感度 f [MHz]	
(A) PLL IN	10 f < 130	130 f < 160
	40mVrms	70mVrms

汎用カウンタの構成

LA17000Mの汎用カウンタは、20ビットのバイナリカウンタで構成されている。カウント結果はMSBから、DO端子を通して読み出すことができる。



A13319

汎用カウンタを利用して、周期測定を行う場合の測定時間は、GT0, GT1データにより、4, 8, 32, 64msの4種類を選択することができる。この測定時間内に何個のパルスが汎用カウンタに入力されたかを判定することによってHCTR端子あるいはLCTR端子に入力された信号の周期が測定できる。

汎用カウンタを利用して周期測定を行う場合は、LCTR端子に入力された信号の1周期または、2周期の期間内に何個のチェック信号(下記「チェック信号 周波数」表を参照)が、汎用カウンタに入力されたかを判定することによってLCTR端子に入力された信号の周期が測定できる。

チェック信号 周波数

X tal OSC	10.25MHz	10.35MHz	
		fref = 30, 9, 3kHz	fref : 30, 9, 3kHz以外
チェック信号	10.25kHz	1030kHz	1150kHz

	CTS1	入力端子	測定モード	周波数範囲	入力感度
S1	1	HCTR	周波数	0.4 ~ 25.0MHz	40mVrms 1

1 CTC = 0 : 40mVrmsただし、CTC = 1の場合周波数範囲 HCTR : 8 ~ 12MHz
CTC = 1 : 70mVrms

CTCデータ：入力感度切換えデータであり、CTC=1で入力感度が悪化する。

CTC	HCTR：最小入力感度規格		
	0.4 f<8	8 f<12	12 f<25
0 (通常モード)	40mVrms	40mVrms (1~10mVrms)	40mVrms
1 (悪化モード)	——	70mVrms (30~40mVrms)	——

——：規定無し (保証外)

()：実力値 (参考値)

CTPデータ：汎用カウンタリセット時 (CTE=0) 汎用カウンタ入力端子 (HCTR/LCTR) の状態を決定するデータである。

CTP=0：汎用カウンタ入力端子をプルダウンする。

=1：汎用カウンタ入力端子をプルダウンせずウェイト時間を1~2msに短縮化する。

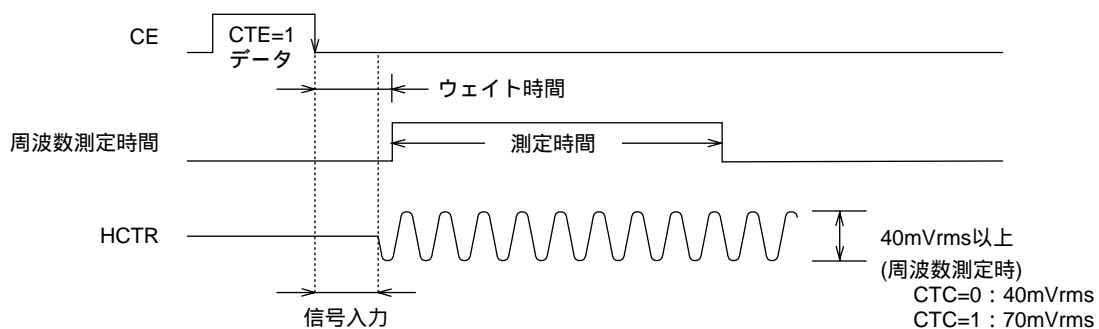
CTP=1を設定する場合はカウントスタート (CTE=1) する4ms以前に、CTP=1を設定しておくこと。

カウンタをしようしない場合はCTP=0としておくこと。

GT1	GT0	周波数測定モード			周期測定モード
		測定時間	ウェイト時間		
			CTP = 0	CTP = 1	
0	0	4 ms	3 ~ 4ms	1 ~ 2ms	1周期
0	1	8	7 ~ 8ms		2周期
1	0	32			
1	1	64			

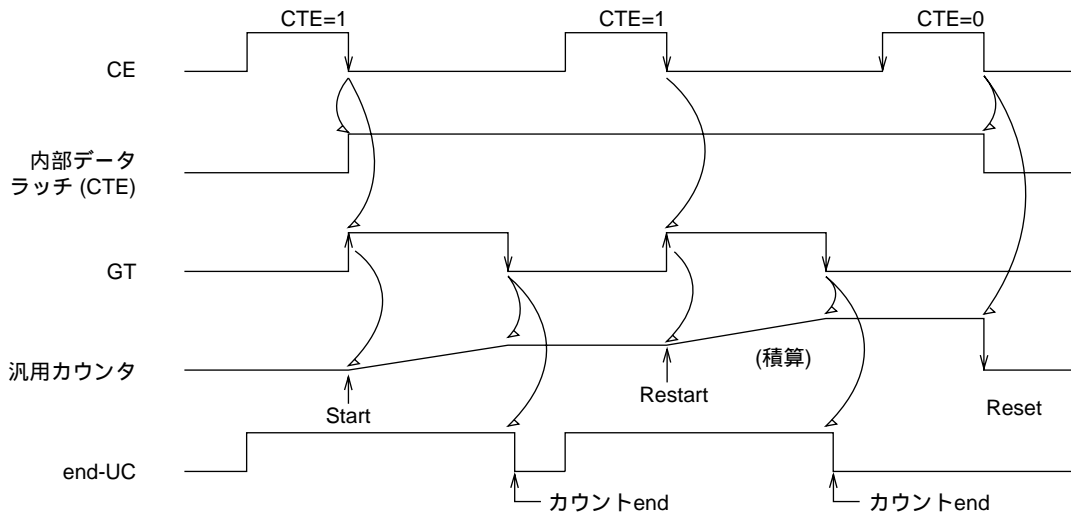
IFカウンタの動作

汎用カウンタのカウントを開始する前に、CTE=0として事前に汎用カウンタをリセットしておく。汎用カウンタのカウントの開始は、シリアルデータCTE=1とすることで行われる。シリアルデータのPLL内部での確定は、CEをハイローにすることで行われるが、HCTR端子への入力、少なくともCEをローとした後、ウェイト時間以内に行うこと。次に、測定終了後の汎用カウンタのカウント結果読み出しは、CTE=1として行われること (CTE=0とすると汎用カウンタが、リセットされる)。また、HCTR端子に入力された信号は、内部で1/2分周された後に、汎用カウンタに伝達される。従って、汎用カウンタのカウント結果は、HCTR端子に入力された実際の周波数に対し1/2の値となる。



A13320

積算カウントの場合



A13321

- CTE : 0 ・汎用カウンタReset
 1 ・汎用カウンタStart
 ・新たな「1」で再Start

積算カウント時は、カウント値が、汎用カウンタに、累積される。

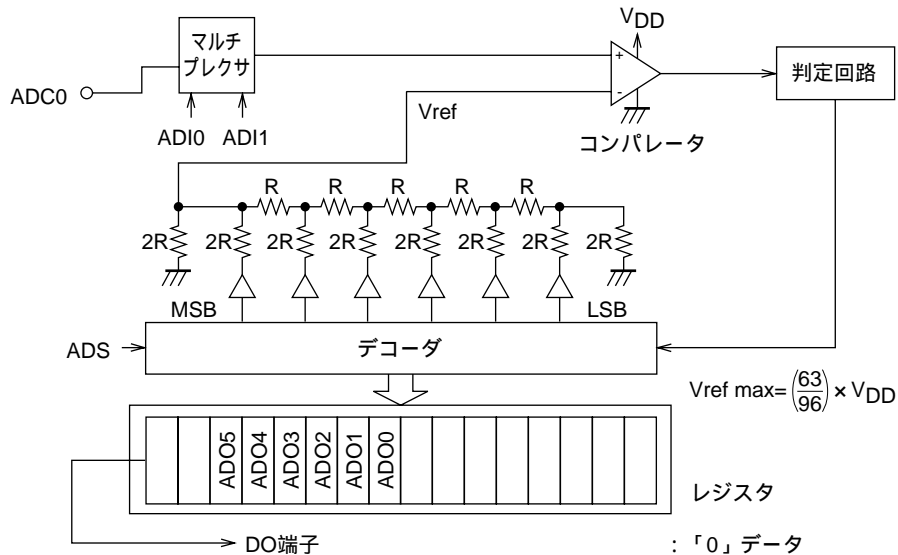
カウンタのオーバーフローに注意すること。

カウント値 : $0_H \sim FFFFF_H$ (1048575)

積算カウントは、CTE = 1としたままシリアルデータ (IN1)を再送すると、汎用カウンタが測定を再STARTし、カウント結果は加算される。

ADコンバータの構成

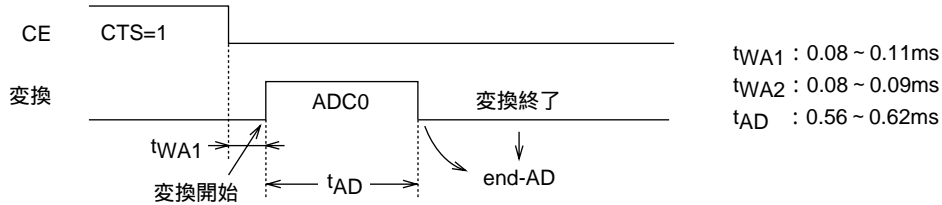
6ビットの逐次比較型で変換時間は、0.56msである。フルスケール (データが $3F_H$)は $(63/96) \times V_{DD}$ である。



A13322

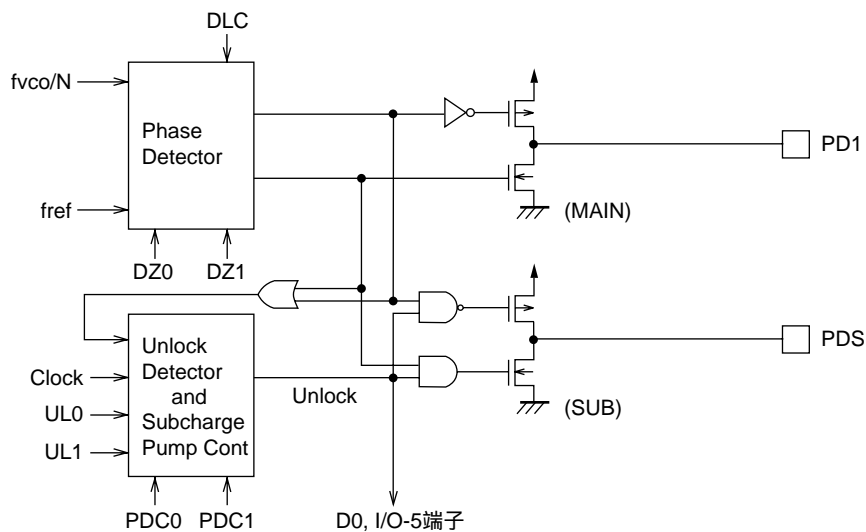
ADI1	ADI0	入力端子
1	1	禁止
1	0	ADC0
0	1	使用禁止
0	0	使用禁止

LA17000MのPLLにはADI1端子が外部に出ていないため使用できない。ADI0は34ピンのMRCセンサ出力と直結されており、マルチバス信号強度の検出専用となっている。



A13323

チャージポンプの構成

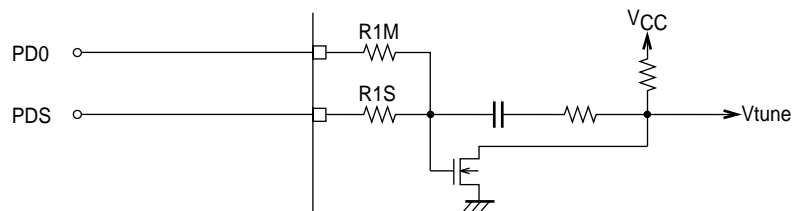


A13324

PDC1	PDC0	PDS (サブチャージポンプ状態)
0	*	ハイインピーダンス
1	0	チャージポンプ動作 (アンロック時)
1	1	チャージポンプ動作 (常時)

DLC	PD1, PDS
0	通常動作
1	強制Low

チャネル変化時アンロックが検出されると、PDS (サブチャージポンプ)が動作し、R1 R1M/R1Sとなり、ローパスフィルタの時定数を小さくし、ロックアップを加速する。



A13325

アンロック検出データ：UL1=1を設定すること。アンロック検出幅「 $\pm 0.5\mu s$ 」または「 $\pm 1\mu s$ 」モードとなり、これ以上の位相差が検出されるとアンロックとなりサブチャージポンプが動作する。ロックに近づきアンロック検出幅以下の位相差になると、サブチャージポンプの動作は停止 (ハイインピーダンス)する。

その他

[1] 位相比較器の不感帯注意事項

DZ1	DZ0	不感帯モード	チャージポンプ	不感帯
0	0	DZA	オン/オフ	- - 0s
0	1	DZB	オン/オン	- 0s
1	0	DZC	オフ/オフ	+ 0s
1	1	DZD	オフ/オフ	+ + 0s

チャージポンプがオン/オンの場合は、PLLがロックしている場合でも、チャージポンプから補正パルスが発生しており、ループが不安定になりやすいので、設計には特に注意すること。オン/オンの場合、以下の不具合が考えられる。

基準周波数のモレによるサイドバンドの発生

補正パルスの包絡線による、低周波数のモレによるサイドバンドの発生

不感帯がある場合 (オフ/オフ)の方が、ループは安定するが、高C/Nは得難い。一方、不感帯の無い場合 (オン/オン)では、高C/Nを得易いが、ループの高安定化は難しい。従って、FMでS/N90 ~ 100dB以上必要とするか、AMステレオのパイロットマージンを向上させたい場合は、不感帯の無いDZA または DZBを選択すると効果がある。しかし、FMで上記ほどの高S/Nを必要としない場合や、AMステレオでパイロットマージンが或る程度確保できるか、AMステレオが無い場合には、不感帯の有るDZC または DZDの選択が良い。

不感帯 (Dead Zone) とは

位相比較器は図1のように基準 (fr) とfpを比較する。この特性は図2に示すように位相差 に比例した出力Vがでる (A)が、実際のICでは内部回路のdelay等により微小位相差を比較できないZone (Dead Zone)が発生する (B)。高S/Nのセットを実現するためにはこのDead Zoneは小さい方が良い。しかし、普及モデルはDead Zoneがやや広い方が使い易い場合がある。これはRFに強入力印加された場合等に、普及クラスのセットはMIX (ミキサ) VCOにRFが漏れVCOを変調する可能性があるためである。Dead Zoneが小さいと、これを補正する出力を出し、この出力が更にVCOを変調し、RFとBeatを発生する。

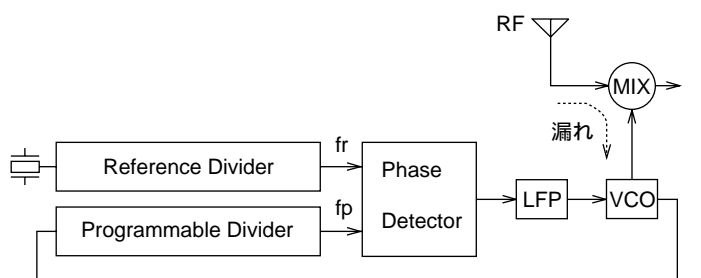


図1

A13326

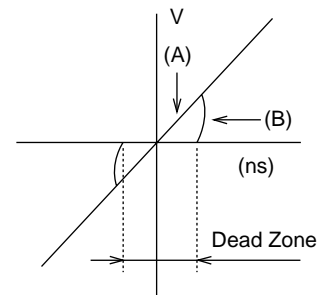


図2

A13327

[2] PLL IN, HCTR端子の注意事項

カップリングコンデンサは、極力、端子の近くに置くこと。容量値は、100pF程度が望ましい。特に、HCTRは100pF以下で使用しないと、バイアスレベルに達するまでの時間が長くなりウェイト時間との関係で、誤カウントする場合がある。

[3] IFカウント時の注意事項

汎用カウンタを使用してIFカウントを行う場合、必ずIF-ICのSD (ステーションディテクタ)信号の有無をマイコンで判定し、SD信号が有る場合のみIFカウントバッファ出力をオンし、IFカウントを実施すること。IFカウントのみでオートサーチを行う方法は、IFカウントバッファの漏れ出力により、局がなくても誤停止する可能性が有り危険である。

[4] DO端子の利用方法

DO端子は、データ出力モード時以外は、汎用カウンタのカウント終了チェック、アンロックの検出出力、入力端子の変化のチェック用としても、利用可能である。また、入力端子 (I/O-1, I/O-2)の状態を、そのままDO端子を通して、コントローラに入力することも可能である。

[5] XBUF使用上の注意事項

XBUF出力オン (AMアップコンバージョン使用)時、隣接端子 (PD0, I/O-3)にXBUF信号が漏れでるため、PD0 および I/O-3端子をAM受信制御用として使用しないこと (AM受信用チャージポンプは、PD1端子を使用すること)。FM受信制御用としてPD0 および I/O-3端子を使用する場合は、XBUF出力をオフ (XBデータ = 「0」)すること。

[6] 電源端子

ノイズ除去のため、電源 V_{DD} - V_{SS} 間に2000pF以上のコンデンサを挿入して使用すること。この時、コンデンサは極力 V_{DD} - V_{SS} 端子近くに配置すること。

チューナブロック端子説明

端子番号	機 能	等 価 回 路 図	端 子 説 明
1	アンテナダンピング ドライブ端子		2ピン : RF AGC電圧が V_{CC} - V_D となった時アンテナダンピング電流が流れる。
2	RF AGC		FET 第2Gate電圧コントロール用端子。
3	F.E.GND		
4	OSC		OSC端子。 発振用Tr.コンデンサ内蔵型。

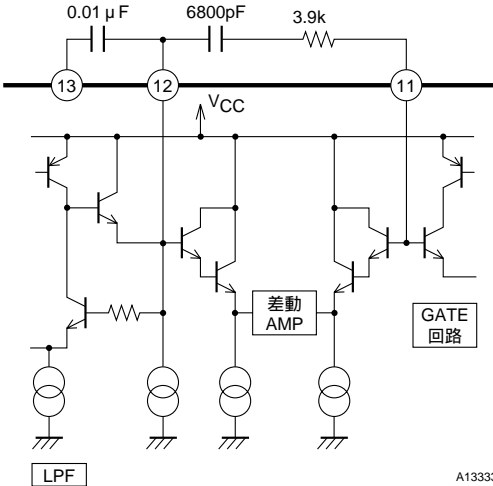
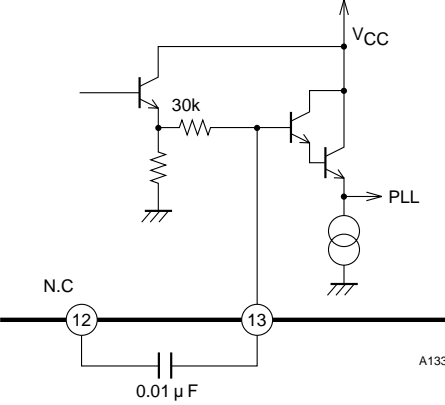
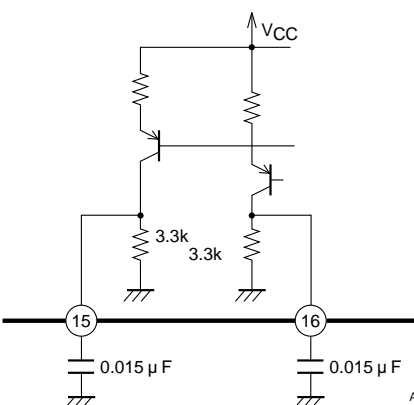
次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明						
6	F.E.V _{CC} , AM/FM スイッチ端子	<p>A13366</p>	6ピンはFM F.E. V _{CC} と AM/FM SW回路の共通ピン。 <table><tr><th>V6電圧</th><th>モード</th></tr><tr><td>8V時</td><td>FM</td></tr><tr><td>OPEN</td><td>AM</td></tr></table>	V6電圧	モード	8V時	FM	OPEN	AM
V6電圧	モード								
8V時	FM								
OPEN	AM								
7	AM OSC	<p>A13331</p>	AM用1st OSC。 SW帯まで発振可能。 ALC回路付。						
8 9	ノイズAGC感度 AGC adj端子	<p>A13332</p>	8ピンのノイズ感度設定端子 で、中電界 (50dB μ 程度)を 設定後、9ピンのAGC Adj端 子で弱電界 (20 ~ 30dB μ)で の設定をする。						
10	AM 2nd OSC	<p>A13367</p>	共有ピン。 CFの選択度切換SW 10.7MHz 1st IF入力72 または 78pinのどちらかを選択する。 ・ PLLのXBufferより第二局発 の信号を注入する。 * PLLのXtalは以下のとおり AM 9kHzステップ 10.35MHz AM 10kHzステップ 10.25MHz (NDK AT-51型 : XTAL発振 子)						

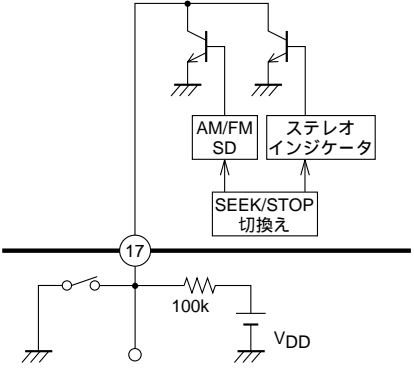
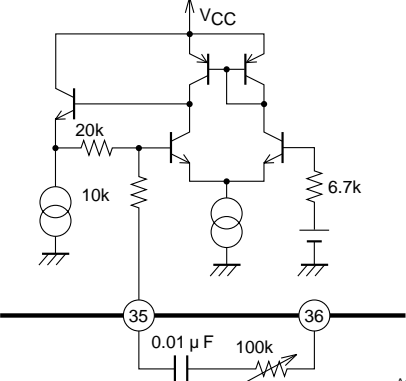
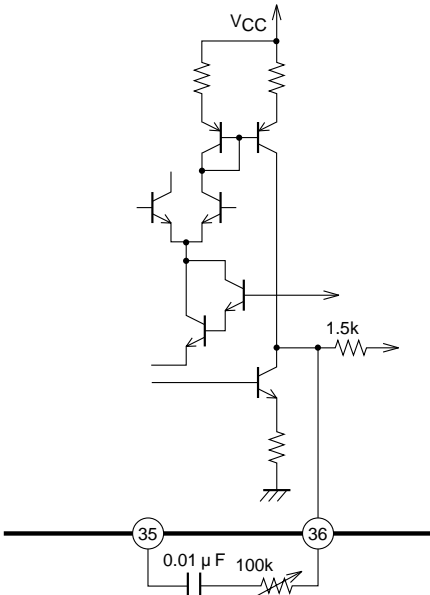
次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
11 12	記憶回路端子 記憶回路端子		ノイズキャンセラ動作時の記憶回路。
13	パイロット入力		13ピン・PLL回路信号入力端子。
14	N.C, MPX, MRC, GND		N.C/MPX/MRC回路のGND。
15 16	MPX出力 (LEFT) MPX出力 (RIGHT)		ディエンファシス。 50 μs ; 0.015 μF 75 μs ; 0.022 μF

次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
17	SD端子 ステレオ インジケータ	 <p style="text-align: right;">A13342</p>	<p>FM時 V17が下記電圧により3モード切換わる。</p> <p>5V ; SD端子、IFカウンタバッファと連動して動作する。</p> <p>2.5V ; 強制SDモードSD端子として動作する。RDS AF9AR。</p> <p>0V ; 受信モードステレオインジケータ</p> <p>AM時 (0, 5Vの2モード)</p> <p>5V ; SEEK SD端子として動作する。</p> <p>0V ; 受信モード、機能無し</p>
35	パイロット キャンセル 信号入力	 <p style="text-align: right;">A13336</p>	<p>パイロット信号レベルは、IF出力レベル等のばらつきで変化するので調整が必要。</p>
36	パイロット キャンセル 信号出力	 <p style="text-align: right;">A13337</p>	<p>36ピンパイロットキャンセル信号出力端子。</p>

次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
42	AM/FM Sメータ		定電流ドライブ型 Sメータ出力。
48	FM専用 Sメータ		48ピンAM時1mAの電流を出 力するのでHCC OFFする。
43	MRC 制御電圧時定数		MRC検波の時定数は、放電 時は1k とC2で、充電時は 定電流の7μAとC2で決まる。
44	SNC制御入力端子		0~1V入力でサブ出力を制 御。 RAとRBの分圧でSNC電圧が 決まる。セパレーションブレ ンドカーブの設定。 RB = 5k 内蔵 RA外付け
45	HCC制御入力端子		0~1V入力で高域周波数出力 を制御する。 MRC出力での制御も可能。 48ピンFM Sメータで制御す る場合100k 以上を使用。

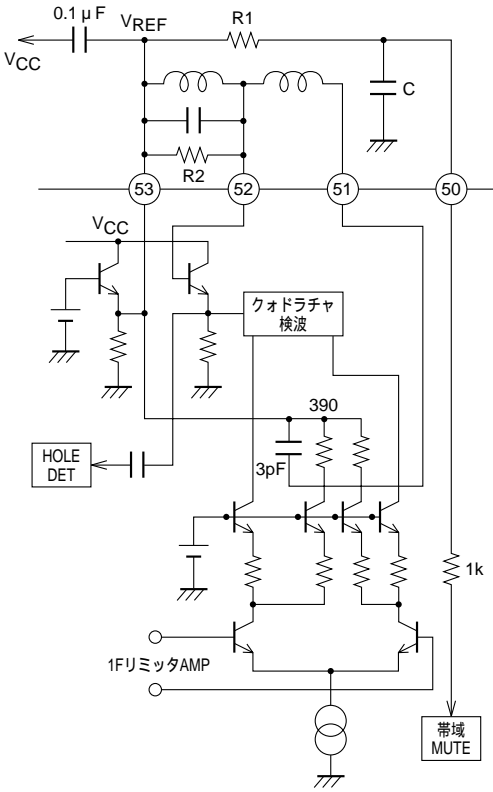
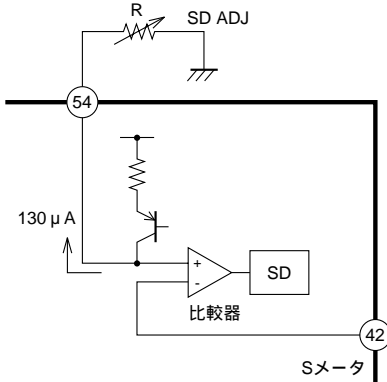
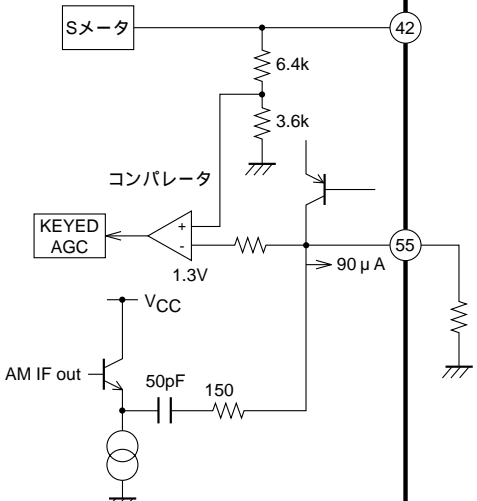
次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
46	ノイズキャンセラ 入力	<p>A13346</p>	46ピン：N.C.入力 入力インピーダンス 50k
47	AM/FM検波出力		47ピン：AM.FM検波出力 FM時 低インピーダンス AM時 出力10k 低域セパレーションを良くする 場合は、カップリングコン デンサを10μ以上使用する。
48	IF Sメータ出力 および MRC DC入力端子	<p>A13347</p>	FM Sメータ出力部 MRC AC入力部 外付け1k を調整しMRC AC 入力を減衰させて制御する。
49	ミュート駆動出力	<p>A13348</p>	外付けCRによりミュート 時定数は以下のように決 定される。 アタックタイム $T_A = 10k \times C1$ リリースタイム $T_R = 50k \times C1$ ノイズ収束調整 ANT入力が無入力の時49 ピン対GND間に抵抗を挿 入し微調整できる。 ミュートオフ機能 49ピン対GND間4k の抵 抗でショートする。

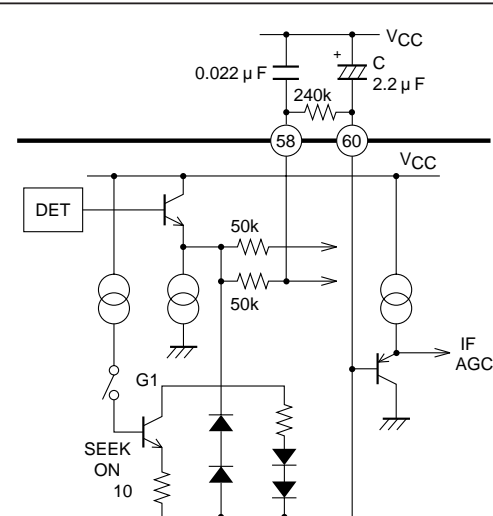
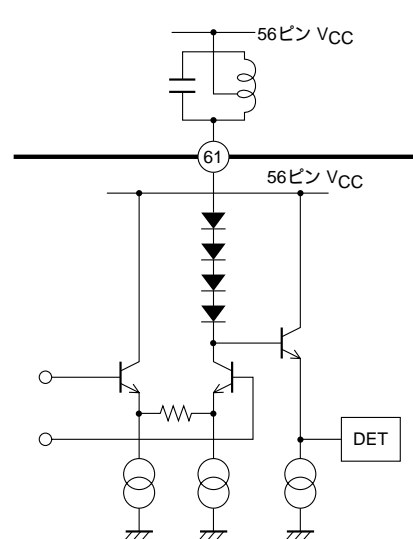
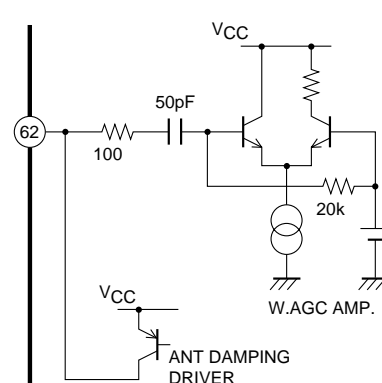
次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
50 51 52 53	AFC QD出力 QD入力 VREF		<ul style="list-style-type: none">・ R₁ 帯域ミュート幅を決定する抵抗。 R₁ 大 帯域幅小 R₁ 小 帯域幅大・ ノル電圧 同調時は50, 53ピン間電圧 V₅₀₋₅₃ = 0V V₅₀₋₅₃ 0.7Vのとき帯域ミュートがオンする V₅₃ = 4.9V
54	FM SD Adi		54ピンから130 μAの電流が流れ外付けのRにて比較電圧を決定する。
55	Keyed AGC AM stereo buffer		Keyed AGCは55ピン対GND間抵抗で決まる電圧より、Sメータ出力42ピンの6.4k と 3.6k で分圧された電圧が低くなったとき動作する。 AM stereoデコーダ用IF buffer共用ピン。

次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
60	IF AGC		Q1 ; Seek時 時定数切換えSW = 2.2 μ F × 300k SEEK = 2.2 μ F × 10 外付けCはVCCに接続する (IFアンプがVCC基準のため)
61	IF出力		IFアンプ負荷
62	AM ANTダンピング 駆動出力 広帯域AGC入力		I62 = 6mA max ANTダンピング電流

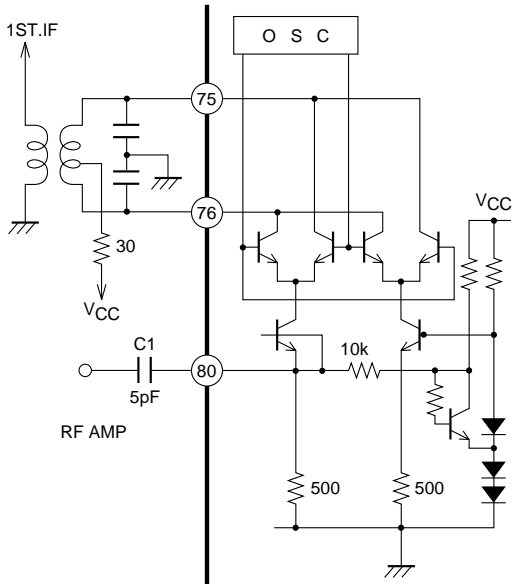
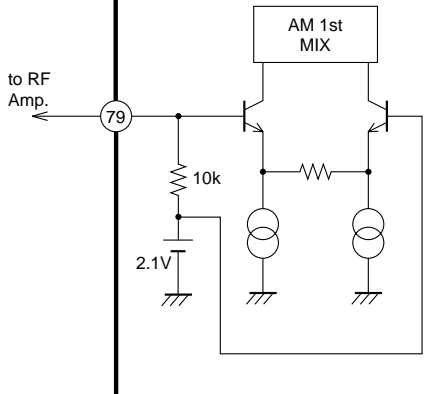
次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
63	FM ミュートオンAdj	<p>30k R VCC 140 μA 24ピン 反転回路 MUTE A13358</p>	外付け抵抗を可変し、ミュートオンレベルを調整する。
64 73	RF AGCバイパス RF AGC	<p>VCC 5.6V 10k 3.3 μF AGC用 47 μF アンテナ ダンピング A13359</p>	RF AGC整流用コンデンサ 低周波変調時ひずみ率決定 C64, C73 大きくする ひずみ 良い 応答 遅い C64, C73 小さくする ひずみ 悪くなる 応答 早い
66 67	IFバイパス FM IF入力	<p>2.6V 10k C1 0.022 μF 330 IF in A13360</p>	リミッタンプ入力CのGND ポイントに注意すること。 AMRが高化しないGND点に C1を接地すること。
68	IF入力	<p>2k 100 A13361</p>	入力インピーダンス2k

次ページへ続く。

前ページから続く。

端子番号	機 能	等 価 回 路 図	端 子 説 明
75 76 80	MIX出力 MIX入力		<p>ダブルバランス型ミキサ 75, 76ピン, MIX出力10.7MHz出力。</p> <p>80ピン, MIX入力 エミッタ注入方式, 注入量はC1 C2の値にて決定する。</p> <p>注) : 80ピンのラインを75, 76ピンに近づけないこと。</p>
79	1st MIX INPUT		<p>1st MIX入力 入力インピーダンス約10k</p>

使用方法

(1) V_{CC} GNDについて

56ピン	FM IF, AM, NC, MPX, MRCのV _{CC}
39ピン	FM IF, AMのGND
14ピン	NC, MPX, MRCのGND
77ピン	FM FE, AM 1stMIX, 1stOSCのV _{CC}
6ピン	FM FE, AGCのV _{CC} および AM・FM切換え端子
3ピン	FM FE, AM 1stMIX, 1st OSCのGND

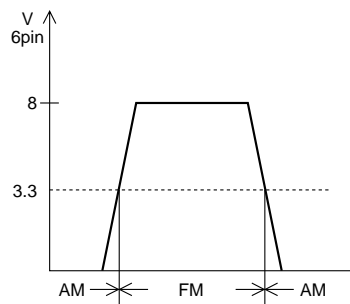
(2) AMコイル接続の注意事項

7ピン接続の1stOSCコイルのV_{CC}は、77ピンと同電位にする。

61ピンIFT, 70ピンMIXコイルと接続する。V_{CC}は、56ピンと同電位にする。

(3) AM, FM切換え

6ピンFM, FE, RFAGC V_{CC}と共用している。



A13369

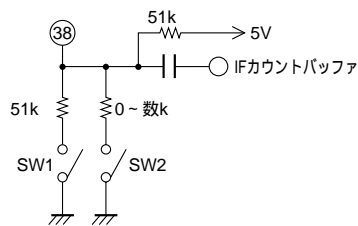
V6ピン	モード
8	FM
OPEN	AM

(4) 38ピン, 17ピンの関係

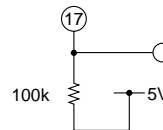
4-1 FMの場合

17ピン STEREOインジケータ, SD共用端子

38ピン [DC入力SEEK, STOP端子 (コントロール端子)
AC出力IFカウンタバッファ端子



A13370

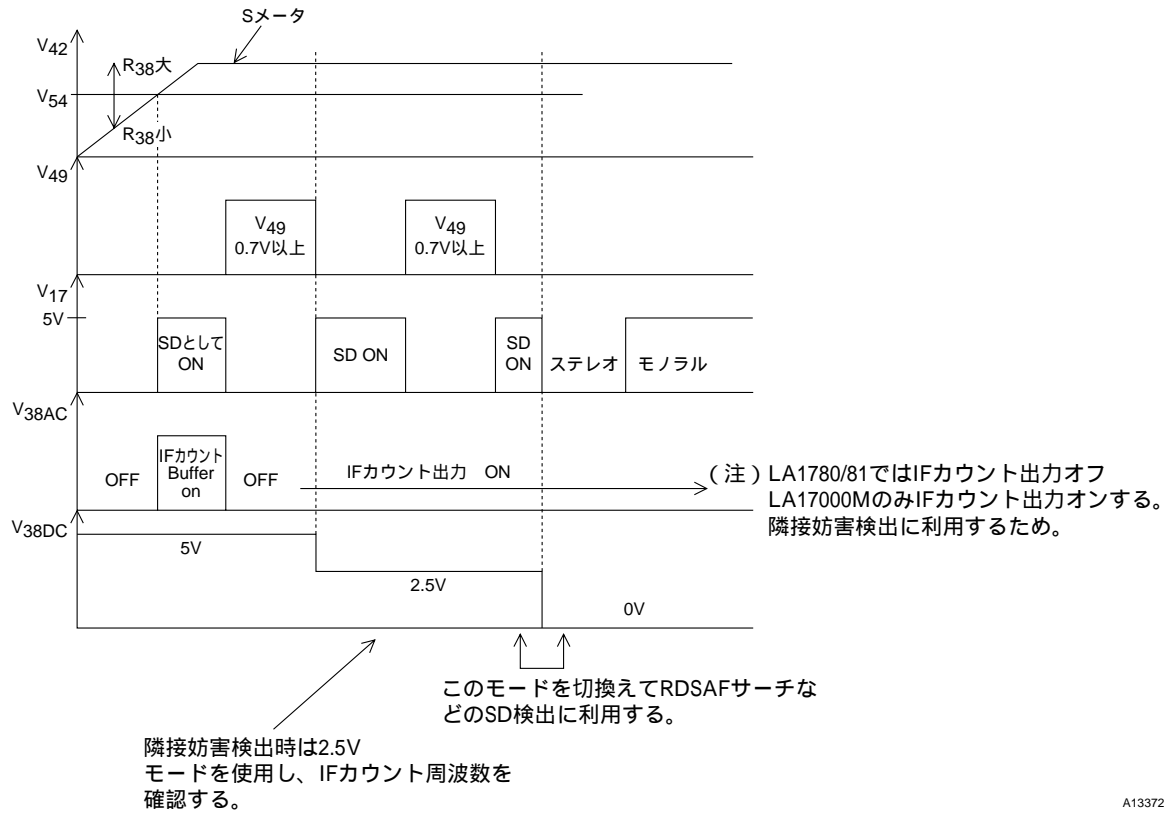


A13371

SW1	SW2	V38ピン	17ピン	17端子
OPEN	OPEN	5V	IFカウンタBUFFER ON	SD
ON	OPEN	2.5V	IFカウンタBUFFER ON	高速SD
-	ON	0.7V以下	OFF	ステレオインジケータ

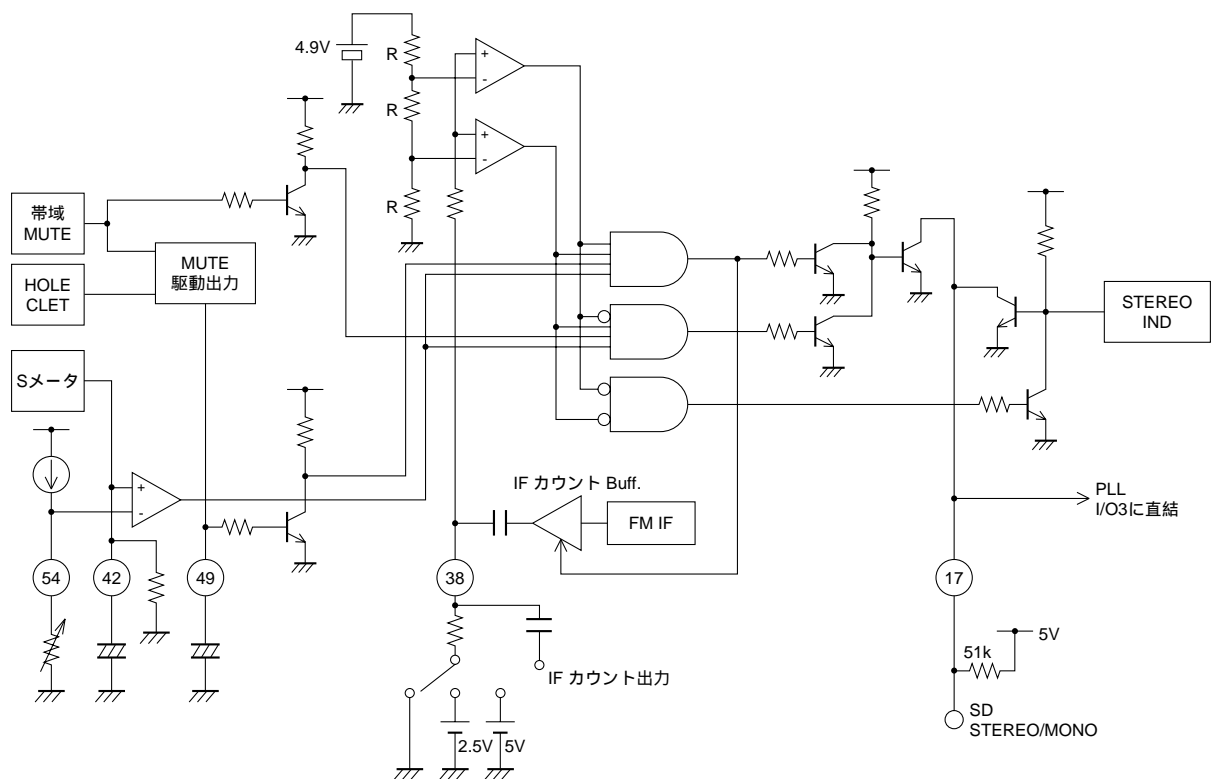
38ピンコントロール方法と38, 17ピン出力の関係

FM SD, IFカウンタバッファ出力, Sメータ, ミュート駆動出力の関係



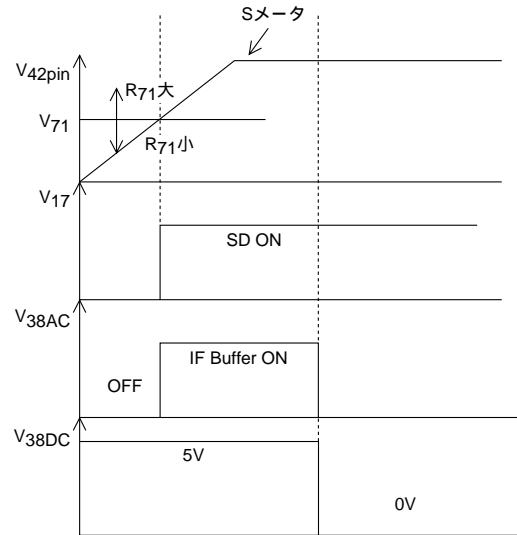
A13372

FM SDについて



A13373

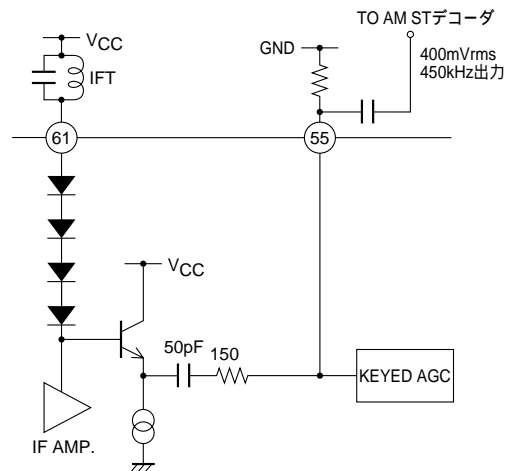
4-2 AMの場合



71ピンAM, SD, Adi端子

A13374

(5) AM STEREOの対応端子



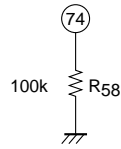
A13375

・55ピンACレベルを減衰させるには。

55ピン対GNDに容量を追加する。例えば55ピン対GNDに67ピンを付けるとAM IF出力が約6dB ダウンする。

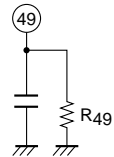
(6) MUTE ATT について

74ピン-GND間抵抗で、- 20dB、- 30dB、- 40dBの3段階に切換え可能 (チューナのトータルゲインにも関係する)。



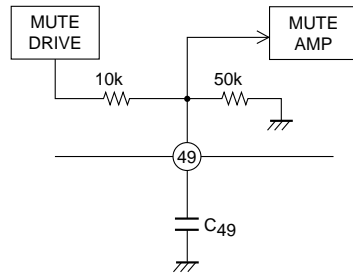
A13376

R	Mute ATT
OPEN	- 20 dB
200k	- 30 dB
30k	- 40 dB



A13377

R49を小さくすると減衰量は上記表より小さくできる。

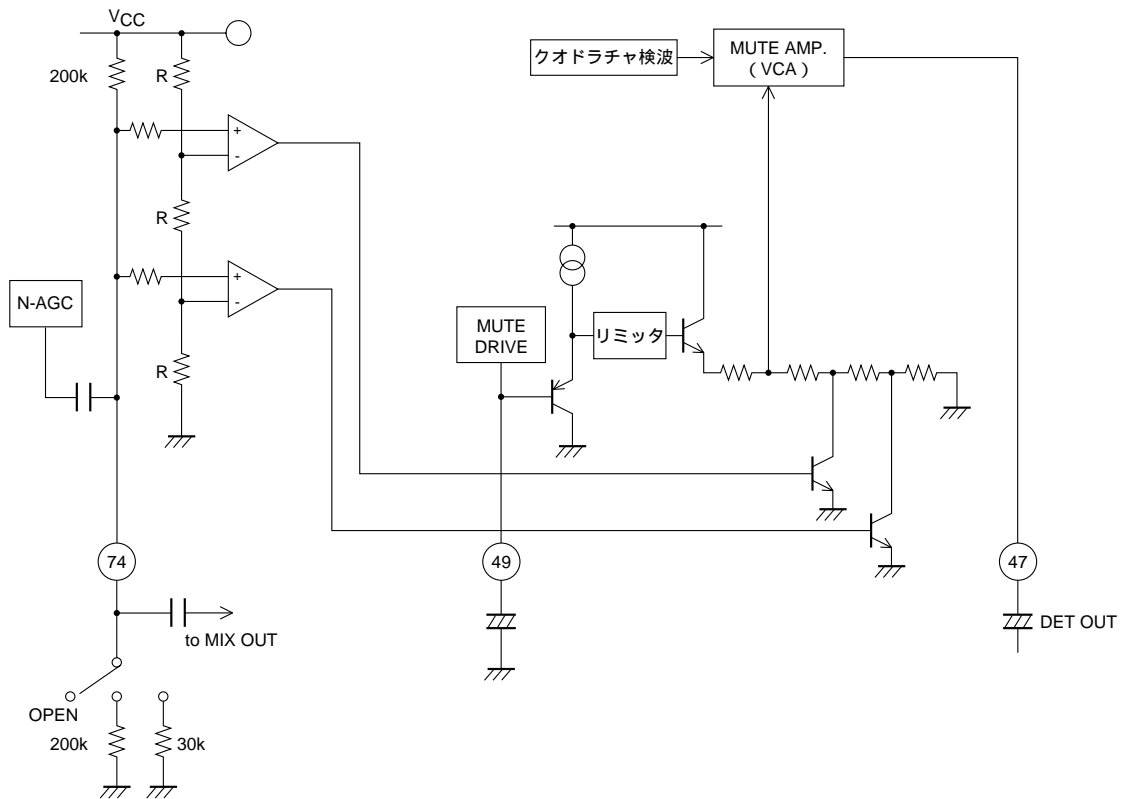


A13378

MUTE時定数

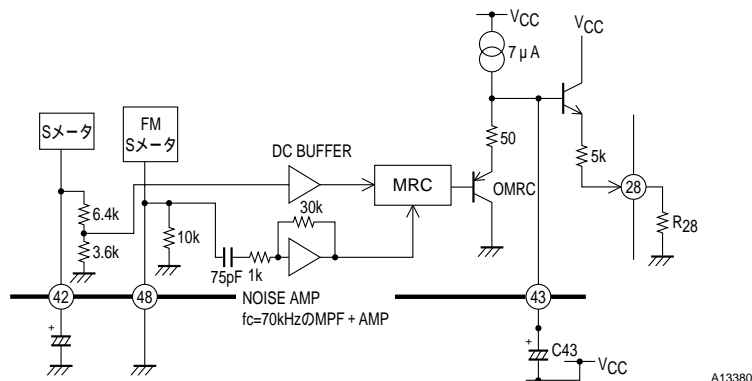
アタック 10k × C49

リリース 50k × C49



A13379

(7) MRC回路



R28外付け抵抗でステレオブレンドカーブの調整を行います。

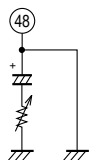
48ピンACノイズがないとき

$$V_{42} = V_{43} - V_{BE}$$

Q_{MRC}

V₄₃は、ANT入力60dB μ 以上で約2.5V

MRCノイズアンプゲイン固定であるので、AC入力レベルを減らす方向でMRC調整する。

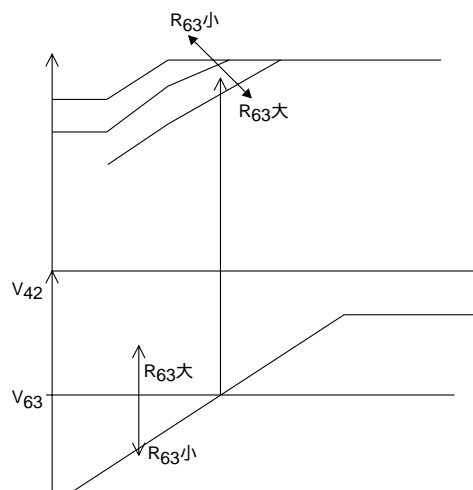


MRCアタック, リリース43ピンのC43で決まる。

アタック $7\mu A \cdot C27$

リリース $500 \cdot C27$

(8) FMソフトミュート



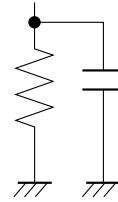
63ピンMUTE ON Adj電圧とV42Sメータ電圧を比較し、MUTE ONポイントを調整する。

(9) ノイズキャンセラについて

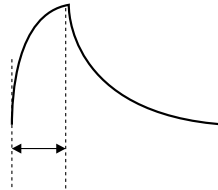
ノイズキャンセラは、ゲート時間を決める回路をロジック化することにより、特性を改善している。

従来のノイズキャンセラは、図5のようにCRで時定数を決めているため、立上りの時間が、図6のようにCRによって左右される。そのため立上りに遅れが生じ切り遅れることによりノイズ除去能力が低下していた。

LA17000では、そのゲート時間を決める回路をロジックで構成することにより立上りをはやくし、確実にノイズ除去を行うことが可能となる。

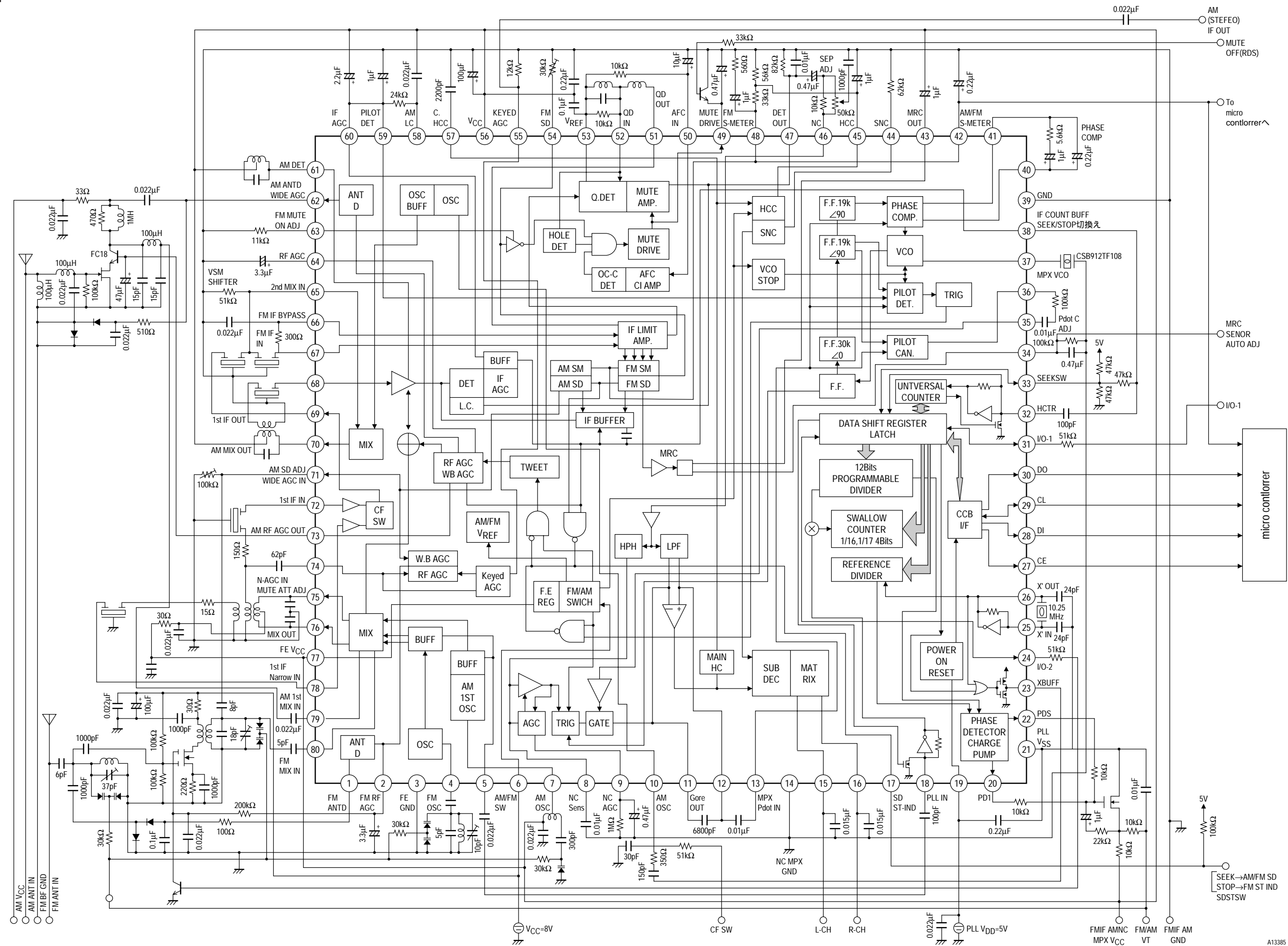


A13383



A13384

ブロック図



外付け推奨部品

部 品 名	メーカー	部品番号	部品型番
AM ローディングコイル	東光 スミダ電機	L1	7TL-269ANS-0720Z SA-1062
AM ANT-IN	東光 スミダ電機	L2	7PSU-385BNS-027Z SA-1048
AM RF LPF	東光 スミダ電機	L3	5VUS-A286LBIS-15327 SA-1051
AM チョークコイル	東光 スミダ電機	L4	8RB-187LY-222J RC875-222J
AM 2nd MIXコイル	東光 スミダ電機	L7	5PG-5PGLC-5310N SA-264
AM IFコイル	東光 スミダ電機	L8	7PSGTC-50002Y = S SA-1063/SA-1112
AM OSC1コイル	東光 スミダ電機	L9	7KSS-V666SNS-213BY SA-359
AM/FM MIXコイル 選択度切換え有り	東光	L10	7PSG-8261N-5202D = S
AM/FM MIXコイル 選択度切換え無し	スミダ電機 東光	L10	SA-266 371DH-1108FYH
FM 検波コイル	スミダ電機 東光	L14	SA-208 DM600DEAS-8407GLF
FM OSCコイル	スミダ電機 東光	L11	SA-125 (JP), SA-278 (US) T-666NF-251APZ (JP), T-666SNF-2471B (US)
FM RFコイル	スミダ電機 東光	L12	SA-143 (JP), SA-250 (US) T-666NF-269X (JP), T-666SNF-246JA (US)
FM ANTコイル	スミダ電機 東光	L13	SA-144 (JP), SA-231 (US) T-666NF-268Z (JP), T-666SNF-244X (US)
MPXセラミック発振子	村田製作所 京セラ	VCO1	CSB912JF108 (912kHz) KRB-912F108 (912kHz)
PLL X tal発振子	日本電波工業	VCO2	LN-P-0001 (10.25, 10.35MHz)
FM セラミックフィルタ	村田製作所	CF1	SFE 10.7MS3A50K-A
FM/AM狭帯域セラミックフィルタ	村田製作所	CF2	SFE 10.7MTE
AM セラミックフィルタ	東光 村田製作所	CF3	LFCM450H SFPS450H
AM ピンダイオード	三洋電機	PIN1	1SV234/267
AMRF FET + TR	三洋電機	FET1	FC18
AM OSC1 パラクタ	三洋電機	VD2	SVC252/253
FM ピンダイオード	三洋電機	PIN2	1SV234
FM RF アンプFET	三洋電機	FET2	3SK263/264
FM RF/ANT/OSCパラクタ	三洋電機	VD3	SVC231/208

クリスタル発振子

日本電波工業株式会社

周波数 : 10.25MHz 10.35MHz

CL : 16pF 16pF

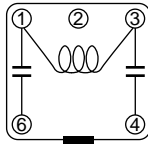
型名 : LN-P-0001 LN-P-0001

コイル仕様

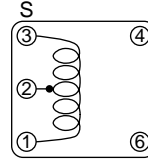
スミダ電機株式会社

〔AM部〕

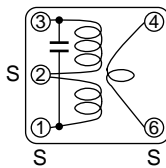
AM FILTER (SA-1051)



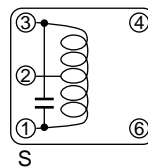
AM OSC (SA-359)



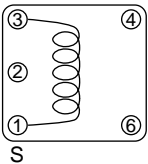
AM IF1 (SA-264)



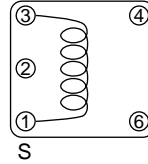
AM IF2 (SA-1063)



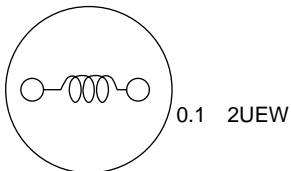
AM ローディング (SA-1062)



AM ANT IN (SA-1048)

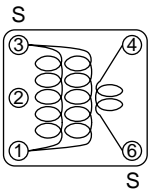


AM RFアンプ用 (RC875-222J)

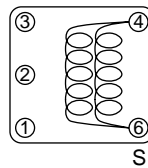


〔FM部〕

FM RF (SA-1060)

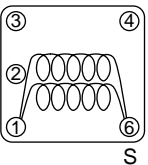


FM ANT (SA-1061)

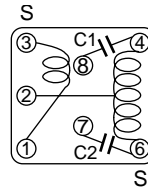


(選択度切換えなし時)

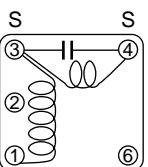
FM OSC (SA-1052)



FM MIX (SA-266)

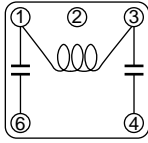


FM DET (SA-208)

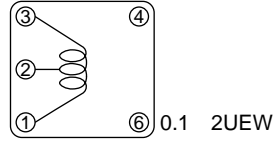


東光株式会社
〔AM部〕

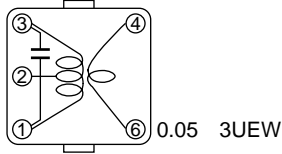
AM FILTER (A286LBIS-15327)



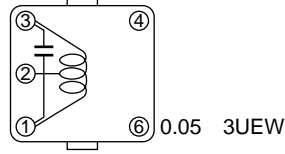
AM OSC (V666SNS-213BY)



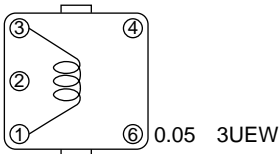
AM IF1 (7PSGTC-5001A = S)



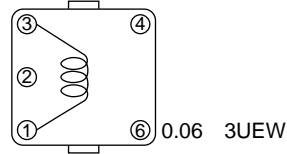
AM IF2 (7PSGTC-5002Y = S)



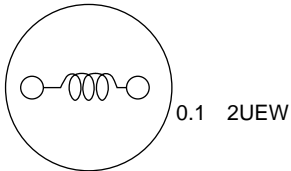
AM ローディング (269ANS-0720Z)



AM ANT IN (385BNS-027Z)

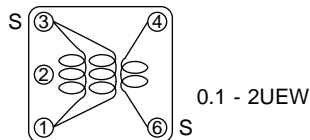


AM RFアンプ用 (187LY-222)

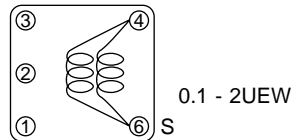


〔FM部〕

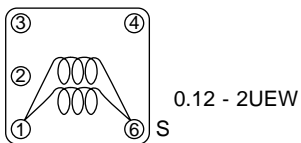
FM RF (V666SNS-208AQ)



FM ANT (V666SNS-209BS)



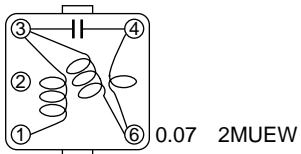
FM OSC (V666SNS-205APZ)



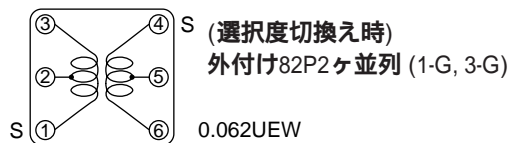
FM MIX (371DH-1108FYH)



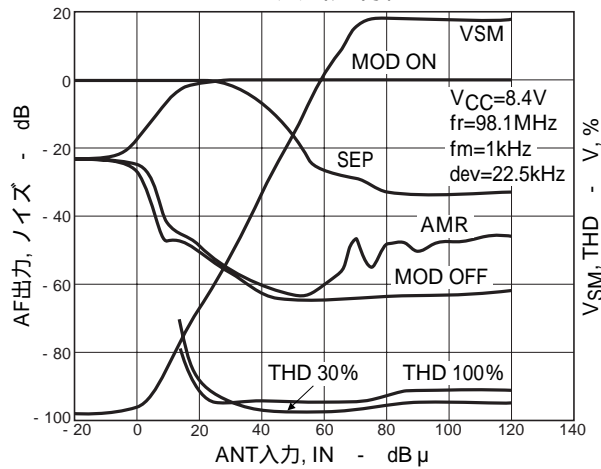
FM DET (DM600DEAS-8407GLF)



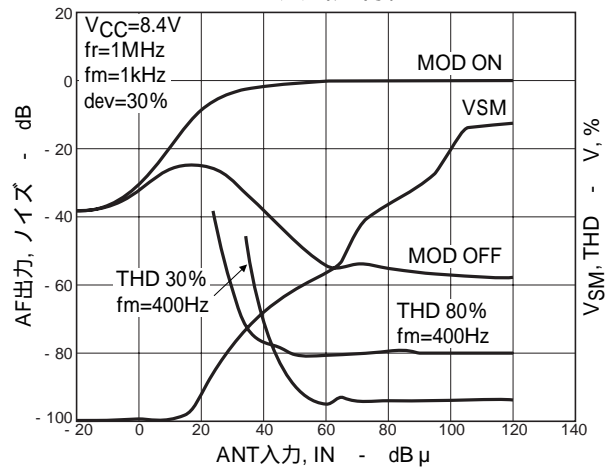
FM MIX (826IN-5202D = S)



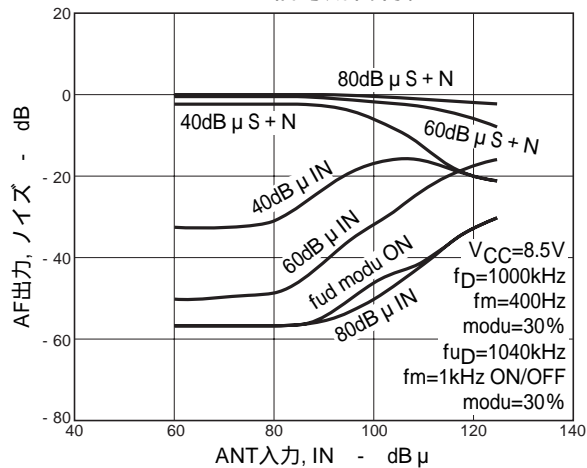
FM入出力特性



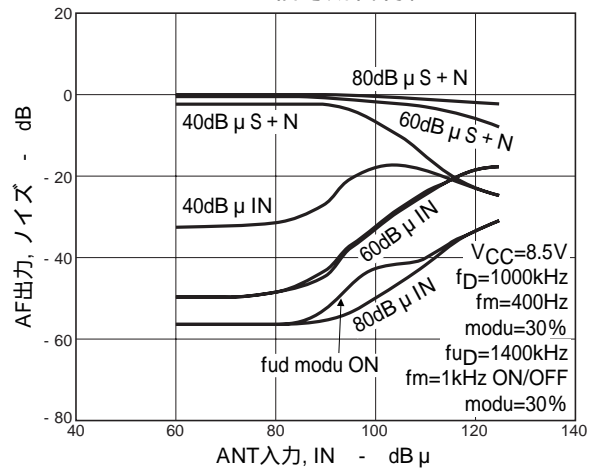
AM入出力特性



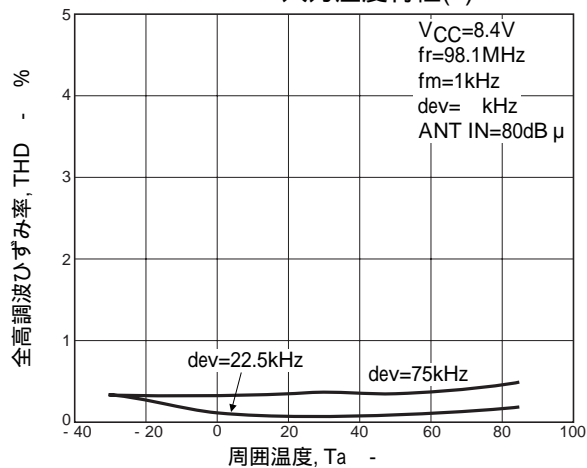
AM2信号妨害特性



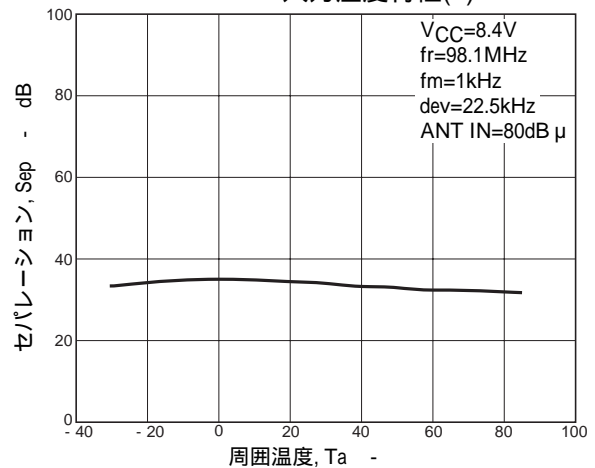
AM2信号妨害特性



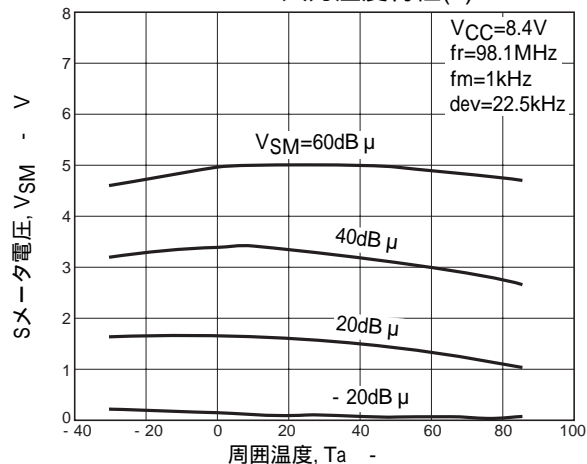
FM ANT 入力温度特性(1)



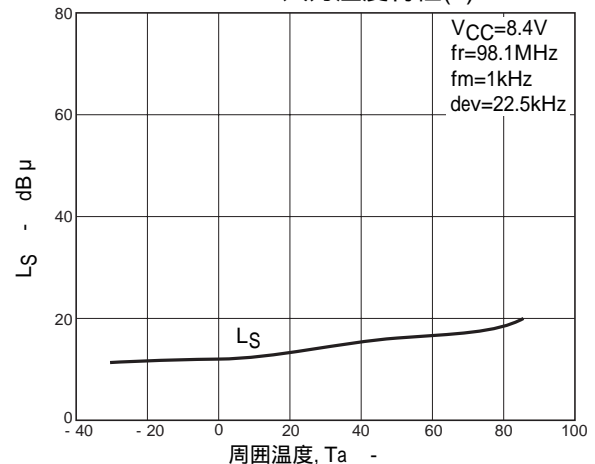
FM ANT 入力温度特性(2)



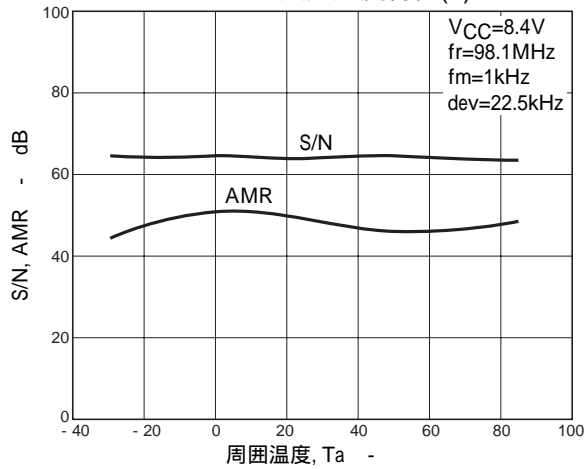
FM ANT 入力温度特性(3)



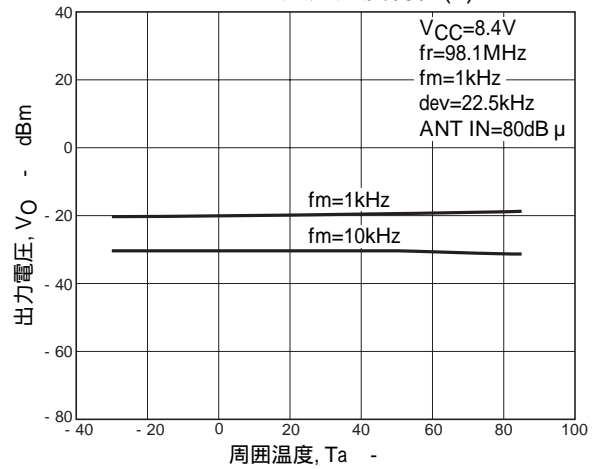
FM ANT 入力温度特性(4)



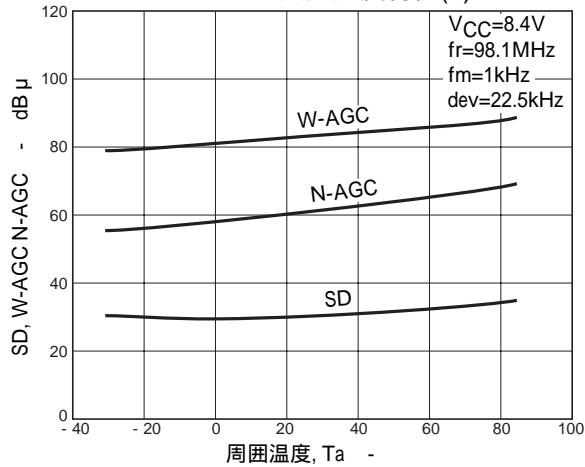
FM ANT 入力温度特性(5)



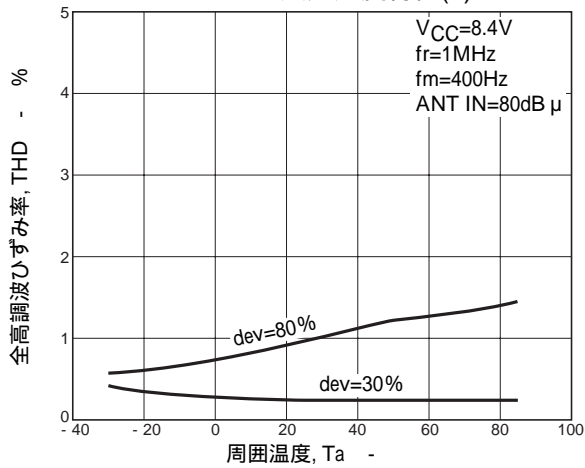
FM ANT 入力温度特性(6)



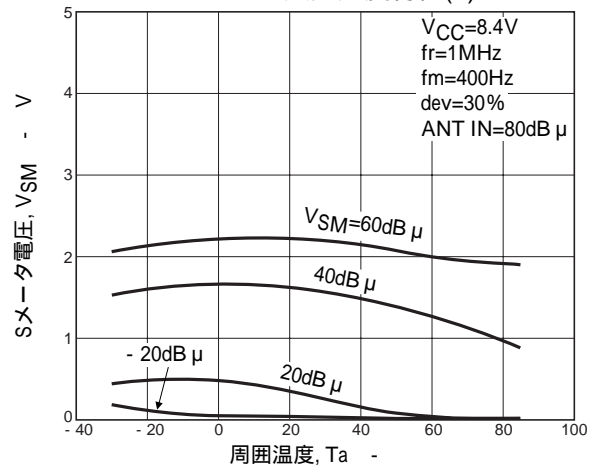
FM ANT 入力温度特性(7)



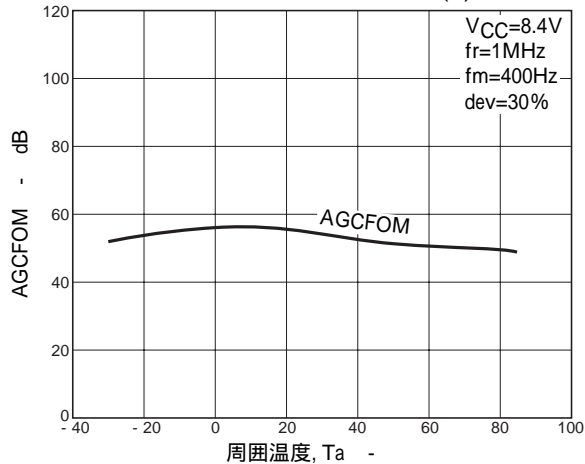
AM ANT 入力温度特性(1)



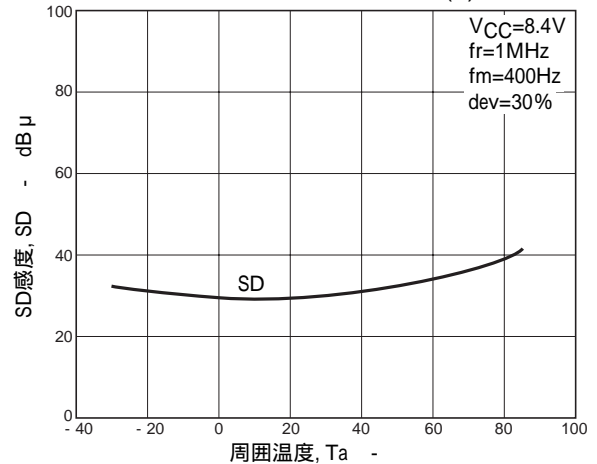
AM ANT 入力温度特性(2)



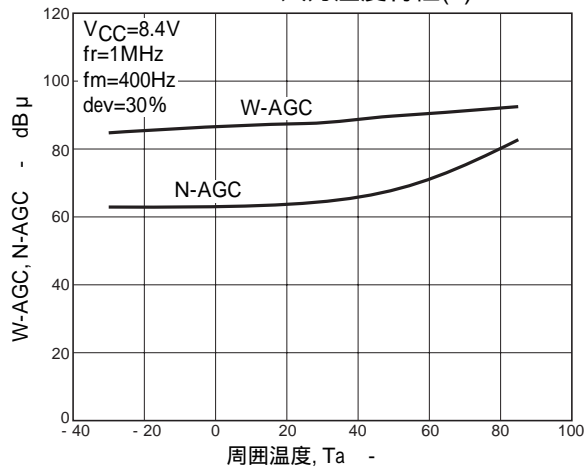
AM ANT 入力温度特性(3)



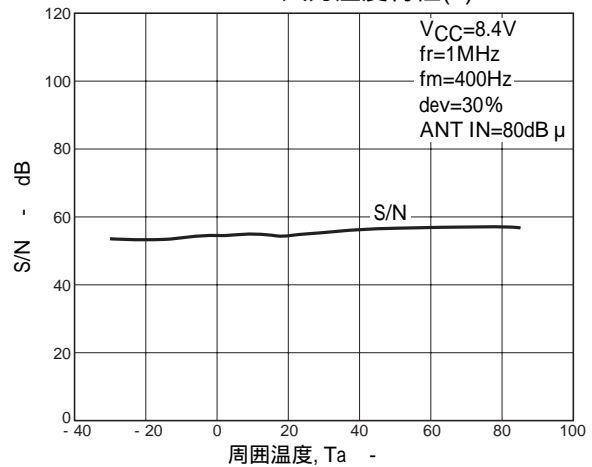
AM ANT 入力温度特性(4)



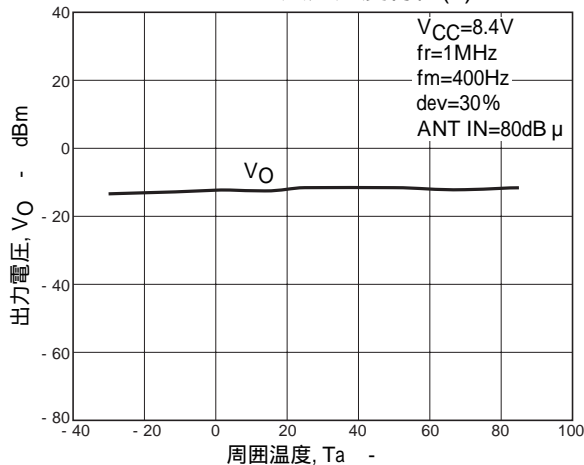
AM ANT 入力温度特性(5)



AM ANT 入力温度特性(6)



AM ANT 入力温度特性(7)



- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。